

**BEST AVAILABLE COPY****PATENT ABSTRACTS OF JAPAN**

(11)Publication number : 2000-332351

(43)Date of publication of application : 30.11.2000

(51)Int.Cl.

H01S 5/125

G02B 5/18

(21)Application number : 11-141793

(71)Applicant : NODA SUSUMU

JAPAN SCIENCE &  
TECHNOLOGY CORP

SUMITOMO ELECTRIC IND LTD

(22)Date of filing : 21.05.1999

(72)Inventor : NODA SUSUMU

SASAKI GORO

MURATA MICHIO

(54) SEMICONDUCTOR LIGHT EMITTING DEVICE AND MANUFACTURE THEREOF

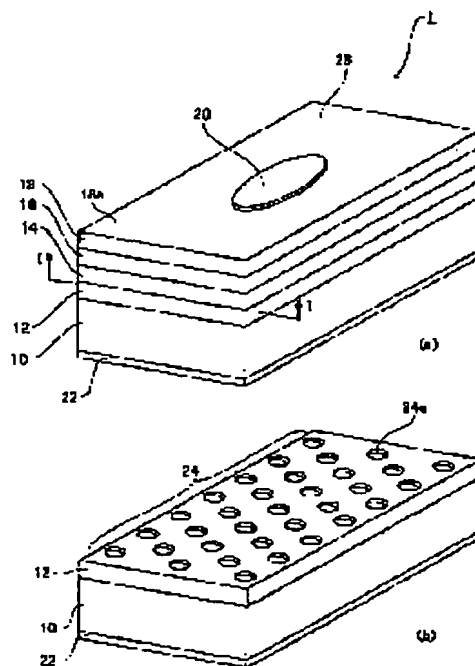
(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor light emitting device capable of surface emission in a constitution different from prior art and a method of manufacturing the same.

SOLUTION: In this semiconductor light emitting device 1, a first conductive semiconductor layer and a second conductive semiconductor layer 14, 18 are provided on a main surface of a substrate 10. An

active layer 16 is provided so that carrier injection generates light and interposed between the first conductive semiconductor layer and the second conductive semiconductor layer 14, 18. A two-dimensional diffraction grating 24 is provided so as to determine the wavelength of light to be generated in

the active layer 16 and extends along the direction in which the main surface of the substrate 10 extends. As a result, the light generated in the active layer 16, whose wavelength is determined by the two-dimensional diffraction grating 24, is emitted from a light emitting surface 26. The light emitting surface 26 is provided along a direction in which the two-dimensional diffraction grating 24 extends.



## LEGAL STATUS

[Date of request for examination]	06.03.2002
[Date of sending the examiner's decision of rejection]	14.06.2004
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	
[Date of registration]	
[Number of appeal against examiner's decision of rejection]	2004-14691
[Date of requesting appeal against examiner's decision of rejection]	14.07.2004
[Date of extinction of right]	

**\* NOTICES \***

**JPO and NCIPi are not responsible for any damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**CLAIMS****[Claim(s)]**

[Claim 1] The 1st conductivity-type semi-conductor layer prepared on the principal plane of a substrate, and the 2nd conductivity-type semi-conductor layer prepared on the principal plane of said substrate, The barrier layer which will generate light if it is inserted into said 1st conductivity-type semi-conductor layer and said 2nd conductivity-type semi-conductor layer and a carrier is poured in, A semi-conductor luminescence device equipped with the light emission side where the light which was prepared along the direction where the principal plane of said substrate is prolonged, was prepared along the direction where the two-dimensional diffraction grating which specifies the wavelength of the light which should be generated in said barrier layer, and the principal plane of said substrate are prolonged, and was generated in said barrier layer is emitted.

[Claim 2] Said two-dimensional diffraction grating has the part of the 2nd refractive index prepared so that a two-dimensional diffraction grating might be constituted in the medium which has the 1st refractive index, and said 1st refractive index is a larger semi-conductor luminescence device according to claim 1 than said 2nd refractive index.

[Claim 3] Said two-dimensional diffraction grating is a semi-conductor luminescence device according to claim 1 which are either a triangular grid and a tetragonal lattice.

[Claim 4] Said barrier layer is a semi-conductor luminescence device according to claim 1 which has two or more light-emitting parts which will generate light if a carrier is poured in, and the separation section prepared so that said two or more light-emitting parts might be separated.

[Claim 5] The semi-conductor luminescence device according to claim 1 which is transparent, is formed on said light emission side to the light generated in said barrier layer, and is further equipped with the electrode for giving a carrier to said barrier layer.

[Claim 6] The semi-conductor luminescence device according to claim 1 further equipped with another two-dimensional diffraction grating prepared so that it might counter with said two-dimensional diffraction grating through said barrier layer.

[Claim 7] The 1st conductivity-type semi-conductor layer prepared on the principal plane of a substrate, and the 2nd conductivity-type semi-conductor layer prepared on the principal plane of said substrate, The barrier layer which will generate light if it is prepared between said 1st conductivity-type semi-conductor layer and said 2nd conductivity-type semi-conductor layer and a carrier is poured in, The photograph nick band layer which is prepared along the direction where the principal plane of said substrate is prolonged, is optically combined with said barrier layer, and has photograph NIKKUNDO structure, A semi-conductor luminescence device equipped with the light emission side where the light which was prepared along the direction where said photograph nick band layer is prolonged, and was generated in said barrier layer is emitted.

[Claim 8] The process for which the 1st component which has the 1st front face including the 1st substrate is prepared, The process which forms the 2nd component which has the 2nd front face along the direction where the 1st conductivity-type semi-conductor layer, a barrier layer, and the 2nd conductivity-type semi-conductor layer are deposited in order on the principal plane of the 2nd substrate, and said principal plane is prolonged, The grid process of said 1st front face and said 2nd front face which forms a two-dimensional diffraction grating in either at least, The manufacture approach of a semi-conductor luminescence device equipped with the process which joins said the 1st components and said 2nd component so that said the 1st front face and said 2nd front face may

face each other after a grid process.

[Claim 9] The process for which the 1st component which has the 1st front face including the 1st substrate is prepared, The process which forms the 2nd component which has the 2nd front face along the direction where the 1st conductivity-type semi-conductor layer, a barrier layer, and the 2nd conductivity-type semi-conductor layer are deposited in order on the principal plane of the 2nd substrate, and said principal plane is prolonged, The grid process of said 1st front face and said 2nd front face which forms a two-dimensional diffraction grating in either at least, The process which joins said the 1st components and said 2nd component, and forms the 3rd component after a grid process so that said the 1st front face and said 2nd front face may face each other, The process which removes said 1st substrate from said 3rd component so that the 3rd front face may appear, and forms the 4th component, So that the process for which the 5th component which has the 4th front face including the 3rd substrate is prepared, the process which forms a two-dimensional diffraction grating in either said 3rd front face and said 4th front face, and said the 3rd front face and said 4th front face may face each other The manufacture approach of a semi-conductor luminescence device equipped with the process which joins said the 4th components and said 5th component.

[Claim 10] Said grid process is the manufacture approach of a semi-conductor luminescence device according to claim 8 or 9 of having the process which etches a mask with the two-dimensional diffraction-grating pattern prescribed forming the photograph nick band structure corresponding to the wavelength of the light which should be generated in said barrier layer using the process of said 1st front face and said 2nd front face formed in either at least, and said mask, and forms a two-dimensional diffraction grating.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the manufacture approach of the semi-conductor luminescence device in which field luminescence is possible, and such a semi-conductor luminescence device.

[0002]

[Description of the Prior Art] There is DBR mold semiconductor laser as semiconductor laser in which field luminescence is possible. This surface-emitting type laser is formed along the luminescence direction, and has the 1-dimensional diffraction grating based on Bragg reflection.

[0003]

[Problem(s) to be Solved by the Invention] However, DBR mold semiconductor laser needs to establish periodic structure, in order to form a 1-dimensional diffraction grating along the luminescence direction. Such periodic structure needs to form repeatedly the layer from which a refractive index differs so that it may become periodic.

[0004] The purpose of this invention is to offer the manufacture approach of the semi-conductor luminescence device in which field luminescence which has a different configuration from the former is possible, and such a semi-conductor luminescence device.

[0005]

[Means for Solving the Problem] The artificer considered the configuration required for semiconductor laser. Generally semiconductor laser is equipped with the barrier layer which generates light. Moreover, in order to specify the wavelength which should be carried out laser oscillation, the part which has a wavelength selection mechanism is required. Furthermore, in order to enable field luminescence, it is required to take out the generated light two-dimensional.

[0006] Then, this invention was considered as the following configurations.

[0007] The semi-conductor luminescence device of this invention is equipped with the 1st conductivity-type semi-conductor layer, the 2nd conductivity-type semi-conductor layer, a barrier layer, a two-dimensional diffraction grating, and a light emission side.

[0008] The 1st conductivity-type semi-conductor layer and the 2nd conductivity-type semi-conductor layer are prepared on the principal plane of a substrate. If a carrier is poured in, a barrier layer is prepared so that light may be generated, and is inserted into the 1st conductivity-type semi-conductor layer and the 2nd conductivity-type semi-conductor layer. The two-dimensional diffraction grating was prepared so that the wavelength of the light which should be generated in a barrier layer might be specified, and it is prolonged along the direction where the principal plane of a substrate is prolonged.

[0009] Consequently, the light as which it was generated in the barrier layer and wavelength was specified by the two-dimensional diffraction grating is emitted from a light emission side. This light emission side is established along the direction where a two-dimensional diffraction grating is prolonged.

[0010] In the semi-conductor luminescence device of this invention, a two-dimensional diffraction grating can have the part of the 2nd refractive index prepared so that a two-dimensional diffraction grating might be constituted in the medium which has the 1st refractive index. As for the 1st refractive index, it is desirable that it is larger than the 2nd refractive index. The part of the 2nd

refractive index can be the crevice prepared in the medium of the 1st refractive index. Such a two-dimensional diffraction grating is realizable by adopting either a triangular grid and a tetragonal lattice.

[0011] The semi-conductor luminescence device of this invention can be further equipped with another two-dimensional diffraction grating prepared so that it might counter with a two-dimensional diffraction grating through a barrier layer. The added two-dimensional diffraction grating makes it possible to raise diffraction efficiency. As for both two-dimensional diffraction gratings, it is desirable to have a period which raises diffraction efficiency, for example, the same period. These two-dimensional diffraction gratings can be prepared in the symmetry about a barrier layer, and can be prepared asymmetrically.

[0012] The semi-conductor luminescence device of this invention can be further equipped with the electrode for giving a carrier to a barrier layer. Such an electrode can be prepared on a light emission side. For this reason, a carrier can be given two-dimensionally to a barrier layer. As for the ingredient of an electrode, it is desirable that it is transparent to the light generated in the barrier layer.

[0013] In the semi-conductor luminescence device of this invention, a barrier layer can have two or more light-emitting parts which will generate light if a carrier is poured in, and the separation section prepared so that two or more light-emitting parts might be separated. The gestalt of such a barrier layer is realized by various structures where it is enumerated in instantiation below. Two-dimensional quantum well structure is realized by carrying out the laminating of two or more semi-conductor layers. 1-dimensional quantum well structure is realized by forming the quantum wire prepared along with the diffraction grating. Zero-order former quantum well structure is realized by forming the quantum box prepared along with the diffraction grating. The gestalt of a barrier layer is not limited to the structure where it was enumerated here. As for a barrier layer, it is desirable to be prepared so that a two-dimensional diffraction grating can be provided with light, and to be prepared along a light emission side.

[0014] Moreover, the semi-conductor luminescence device of this invention is equipped with the 1st conductivity-type semi-conductor layer, the 2nd conductivity-type semi-conductor layer, a barrier layer, a photonic band layer, and a light emission side. A photonic band layer has photonic band structure. Moreover, it is optically combined with a barrier layer and the photonic band layer is prepared along the direction where the principal plane of a substrate is extended. The light generated in a barrier layer is prescribed by photonic band structure. Consequently, from a light emission side, it is generated in a barrier layer and the light as which wavelength and a phase were specified by the photonic band layer is emitted. A photoluminescence side can be established along the direction where a photonic band layer is prolonged.

[0015] The manufacture approach of the semi-conductor luminescence device concerning this invention (1) The 1st component which has the 1st front face including the 1st substrate is prepared. The (2) 1st conductivity-type semi-conductor layer, A barrier layer and the 2nd conductivity-type semi-conductor layer are deposited in order on the principal plane of the 2nd substrate. The 2nd component which has the 2nd front face along the direction where this principal plane is prolonged is formed. (3) After forming the grid process of the 1st front face and the 2nd front face which forms a two-dimensional diffraction grating in either at least, and (4) two-dimensional diffraction grating, it has each process which joins the 1st components and 2nd component so that the 1st front face and 2nd front face may face each other.

[0016] After forming a two-dimensional grid in the field which should be joined, two components were joined so that this two-dimensional grid might be pinched. For this reason, other layers are not deposited on the front face in which the two-dimensional grid was formed. Therefore, a two-dimensional grid is formed, without affecting formation of other layers. Moreover, since the forming face of a two-dimensional diffraction grating is joined, it is not influenced by formation of other layers.

[0017] Moreover, the manufacture approach of the semi-conductor luminescence device concerning this invention can be further equipped with the process which removes either [ at least ] the (5) 1st substrate or, and the 2nd substrate, and forms a light emission side. If one side of a substrate is removed, the distance from the barrier layer in which light is generated to a light emission side will

be reduced.

[0018] The manufacture approach of the semi-conductor luminescence device concerning this invention (6) The 1st component which has the 1st front face including the 1st substrate is prepared. The (7) 1st conductivity-type semi-conductor layer, A barrier layer and the 2nd conductivity-type semi-conductor layer are deposited in order on the principal plane of the 2nd substrate. The 2nd component which has the 2nd front face along the direction where this principal plane is prolonged is formed. (8) Even if there are few 1st front faces and 2nd front faces, a two-dimensional diffraction grating is formed in either. (9) After formation of a two-dimensional diffraction grating, join the 1st components and 2nd component and the 3rd component is formed so that the 1st front face and 2nd front face may face each other. (10) Remove the 1st substrate from the 3rd component so that the 3rd front face may appear, and the 4th component is formed. (11) So that the 5th component which has the 4th front face including the 3rd substrate may be prepared, another two-dimensional diffraction grating formed in either the (12) 3rd front face and, and the 4th front face may be formed and the (13) 3rd front face, and the 4th front face may face each other It has each process which joins the 4th components and 5th component.

[0019] Thus, if the two-dimensional diffraction grating which should be made is formed in a lamination side, only a required number can carry out the laminating of the two-dimensional diffraction grating.

[0020] Moreover, from the 4th components and 5th component by which (14) junction was carried out, the manufacture approach of the semi-conductor luminescence device concerning this invention can remove either the 1st substrate and the 3rd substrate, and can be further equipped with the process which forms a light emission side.

[0021] A mask with the two-dimensional diffraction-grating pattern prescribed that the process which forms a two-dimensional diffraction grating forms the photograph nick band structure corresponding to the wavelength of the light which should be generated in (15) barrier layers can etch using the process of the 1st front face and the 2nd front face formed in either at least, and (16) masks, and it can have the process which forms a two-dimensional diffraction grating by the manufacture approach of the semi-conductor luminescence device concerning this invention.

[0022] moreover, by the manufacture approach of the semi-conductor luminescence device concerning this invention A two-dimensional diffraction grating is formed in either the 3rd front face and the 4th front face for a mask with the two-dimensional diffraction-grating pattern prescribed that the process which forms a two-dimensional diffraction grating forms the photograph nick band structure corresponding to the wavelength of the light which should be generated in (17) barrier layers. (18) It can etch using a mask and can have each process which forms a two-dimensional diffraction grating.

[0023]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained to a detail, referring to a drawing. The explanation which gives the same sign to a same and similar part, and overlaps is omitted.

[0024] Drawing 1 (a) is the perspective view of the semi-conductor luminescence device concerning the gestalt of operation of this invention, and drawing 1 (b) is a sectional view in the I-I cross section of drawing 1 (a).

[0025] The semi-conductor luminescence device 1 is equipped with a substrate 10, the 1st confining layer 12, the 2nd confining layer 14, a barrier layer 16, the 3rd confining layer 18, and the two-dimensional diffraction grating 24. As a substrate 10, predetermined field bearing and the semi-conductor substrate of N type InP are employable (001). As the 1st confining layer 12 and 2nd confining layer 14, the semi-conductor layer of N type InP is employable. As the 3rd confining layer 18, the semi-conductor layer of P type InP is employable. The laminating of the 1st confining layer 12, 2nd confining layer 14, and 3rd confining layer 18 is carried out in this sequence on the principal plane of a substrate 10.

[0026] The anode electrode 20 of a circle configuration is formed on surface 18a of the 3rd confining layer 18. For this reason, luminescence uniform in all the directions is attained. The part of surface 18a in which the anode electrode 20 is not formed functions as a light emission field. On the rear face which counters the principal plane of a substrate 10, the cathode electrode 22 is formed at the

whole surface. A golden (Au) system electrode can be used for these electrodes 20 and 22. A transparent conductive ingredient can be used for the wavelength of the light instead of what is restricted to this ingredient generated in a barrier layer 16.

[0027] The 2nd confining layer 14 and 3rd confining layer 18 function as a conductive layer which the carrier which should be given to a barrier layer conducts. For this reason, these confining layers 14 and 18 are formed so that a barrier layer may be inserted. Moreover, the 2nd confining layer 14 and 3rd confining layer 18 can be prepared [ both ] so that a carrier (an electron and electron hole) may be confined in a barrier layer 16. That is, the 2nd confining layer 14, a barrier layer 16, and the 3rd confining layer 18 can be formed so that a double heterojunction may be formed. For this reason, the carrier contributed to luminescence can be centralized on a barrier layer 16.

[0028] A barrier layer 16 will generate light, if a carrier is poured in. The wavelength of the light generated is prescribed by the band gap of the semi-conductor layer with which a barrier layer 16 is equipped. A barrier layer 16 can be formed using a single semiconductor material. Moreover, a barrier layer 16 can also be formed so that a single or multiplex quantum well structure may be formed. Furthermore, a barrier layer 16 can be formed as two or more quantum wire which is prepared along with the two-dimensional diffraction grating 24, and is extended in the predetermined direction, and can be prepared along with the two-dimensional diffraction grating 24, and can be formed as two or more quantum boxes. Each quantum wire has a dimension (for example, about dozens of nm) to which an electronic energy level becomes discrete about the 2-way which intersects perpendicularly with the longitudinal direction. Each quantum box has a dimension (for example, about dozens of nm) to which an electronic energy level becomes discrete about three directions which intersect perpendicularly mutually. An emission spectrum is radicalized while luminous efficiency is raised, since a density of states will become large if it has such quantum structure.

[0029] With the gestalt of this operation, the InGaAs/InGaAsP system semi-conductor was adopted and luminescence wavelength grew distortionlessness multiplex quantum well structure (Separate Confinement Heterostructure Multiple Quantum Well: SCH-MQW) 7 period of a 1.3-micron meter band by organic metal gaseous-phase epitaxy. However, the barrier layer of a distorted superstructure is also employable.

[0030] The two-dimensional diffraction grating 24 is formed on the 1st confining layer 12. The two-dimensional diffraction grating 24 is formed so that two or more crevice 24a may form 3 angle grids in one front face of the 1st confining layer 12. Each crevice 24a is prepared as the space section [ being pillar-shaped (the shape of for example, a cylindrical shape) ]. The distance of the core of each crevice 24a, and a this and the core of six crevice 24a of the nearest contiguity is an equal value, and the depth of 0.426-micron meter and a crevice was taken for spacing of the core of a crevice by 0.1-micron meter with the gestalt of this operation. There is another tetragonal lattice as an applicable grid.

[0031] The 1st confining layer 12 has the 1st refractive index, and the space section formed periodically has the 2nd refractive index. It is possible to embed different matter from the 1st confining layer 12 in the space section. However, in order to take the large difference of the 1st refractive index and the 2nd refractive index, as for the space section, it is desirable that it is in the condition (the condition that a gas, for example, air, exists, condition that the gas contained in the ambient atmosphere in the junction process explained later exists in strictness more) which nothing embeds. Thus, if a large refractive index is taken, light can be shut up in the medium of the 1st refractive index.

[0032] As the ingredient of the 1st confining layer 12, i.e., dielectric materials of a high refractive index, a group III-V semiconductor, for example, InP, InGaAsP, GaAs, InGaAs, etc. can use an organic material (Alq3), for example, an eight-quinolinol aluminum complex etc. Moreover, a silicon nitride (SiNx) etc. can be used as the ingredient which embeds the space section, i.e., dielectric materials of a low refractive index.

[0033] The two-dimensional diffraction grating 24 is a diffraction grating which has an equal period (value corresponding to a lattice constant) to the 1st direction, and this direction and the 2nd direction which makes a predetermined include angle. To the two-dimensional diffraction grating 24, various selections are possible about the period of the above-mentioned 2-ways and those directions. The back explains this.



[0034] If the light generated in the barrier layer 16 reaches the two-dimensional diffraction grating 24, when the wavelength of this light is in agreement with the predetermined period which the two-dimensional diffraction grating 24 has, the phase conditions of light are specified in the wavelength corresponding to that period. By the two-dimensional diffraction grating 24, the light as which the phase was specified is spread to a barrier layer 16, and induced emission is urged to it in a barrier layer 16. The light by which induced emission was carried out satisfies the wavelength and the phase conditions of light which are specified in the two-dimensional diffraction grating 24. This light is again spread to the two-dimensional diffraction grating 24. Thus, the light to which wavelength and phase conditions were equal is generated and amplified.

[0035] Since a barrier layer 16 and the two-dimensional diffraction grating 24 have breadth two-dimensional and are formed, such a phenomenon may be produced in a certain field centering on the anode electrode 20. The light to which wavelength and phase conditions were equal is spread towards a direction perpendicular to a barrier layer 16 or the two-dimensional diffraction grating 24, and is emitted from the light emission side 26.

[0036] It is a substrate 10 when the dimensions of each part of the semi-conductor luminescence device realized in the gestalt of this operation are enumerated below in instantiation. : Confining layer 14:0.1micrometer barrier layer 16 of the 100-micrometer 1st 12:0.1 micrometer confining layer 2nd : It becomes the 0.1-micrometer 3rd 18:0.1 micrometer confining layer.

[0037] Then, it explains, hanging up an example about a two-dimensional diffraction grating. A two-dimensional diffraction grating has a property which overlap when a 2-way is made to advance side by side the same period at least. Such a two-dimensional grid covers with and arranges an equilateral triangle, a square, and a forward hexagon on the whole surface, and is formed by preparing the lattice point in each of those top-most vertices. Here, the grid formed using a tetragonal lattice and a forward hexagon in the grid formed using 3 angle grids and a square in the grid formed using an equilateral triangle is called a hexagon-head grid, respectively.

[0038] Drawing 2 is a drawing describing 3 angle grids whose lattice spacing is a as a two-dimensional diffraction grating. Three angle grids are filled by the equilateral triangle whose die length of one side is a. In drawing 2, the direction which goes to the lattice point B from the lattice point A to the lattice point C from the direction of X-gamma, a call, and the lattice point A is called the direction of X-J paying attention to the lattice point A chosen as arbitration. The gestalt of this operation explains the case where the wavelength of the light generated in a barrier layer is equivalent to the grid period about the direction of X-gamma.

[0039] It is possible that the two-dimensional diffraction grating 24 contains three 1-dimensional diffraction-grating groups L, M, and N explained below. The 1-dimensional diffraction-grating group L consists of the 1-dimensional grids L1 and L2 and L3 grade which were prepared towards Y shaft orientations. The 1-dimensional diffraction-grating group M consists of the 1-dimensional grids M1 and M2 and M3 grade which turned the include angle of 120 degrees to the direction, and were prepared to X shaft orientations. The 1-dimensional diffraction-grating group N consists of the 1-dimensional grids N1 and N2 and N3 grade which were prepared towards the direction of 60 degrees to X shaft orientations. When 3 lattice groups rotate at the include angle of 120 degrees focusing on the lattice point of arbitration, they overlap. In each lattice group, spacing between 1-dimensional grids is d, and spacing in a 1-dimensional grid is a.

[0040] First, lattice group L is considered. The light which progresses in the direction of the lattice point B produces diffraction phenomena from the lattice point A in the lattice point B. The diffraction direction is prescribed by 2d of Bragg conditions, and  $\sin \theta = m \lambda / d$  ( $m = 0, \pm 1, \dots$ ), and  $\lambda$  is the wavelength of the light in the 1st confining layer here. When the diffraction grating is formed so that the secondary Bragg reflection ( $m = \pm 2$ ) may be satisfied, another lattice points D, E, F, and G exist in the include angle of  $\theta = \pm 60$  degrees and  $\pm 120$  degrees. Moreover, the lattice points A and G exist in the include angle of  $\theta = 0, 180$  degrees corresponding to  $m = 0$ .

[0041] In the lattice point B, the light diffracted towards the direction of the lattice point D is diffracted according to lattice group M in the lattice point D. This diffraction can be considered to be the diffraction phenomena according to lattice group L the same way. Subsequently, the light diffracted towards the lattice point H in the lattice point D is diffracted according to lattice group N.

Thus, it diffracts with the lattice point H, the lattice point I, and the lattice point J one by one. The light diffracted towards the lattice point A from the lattice point J is diffracted according to lattice group N.

[0042] As mentioned above, as explained, the light which progresses at the lattice point B reaches through the diffraction of multiple times at the first lattice point A from the lattice point A. For this reason, although the semi-conductor luminescence device 1 is not equipped with the optical resonator which consists of two light reflex sides like the conventional semiconductor laser, it shows that the two-dimensional diffraction grating 24 uses [ whose light which progresses in a certain direction is the location of the original lattice point through the diffraction of multiple times ] to return as an optical resonator, i.e., a wavelength selection machine, and a reflector, and it acts.

[0043] Furthermore, in the two-dimensional diffraction grating 24, when it takes into consideration that the above-mentioned explanation was given in the lattice point A of arbitration, the diffraction of the above light may be produced in all the lattice points arranged two-dimensional. For this reason, the light spread in each X-gamma direction is considered to have joined mutually together two-dimensional by the Bragg diffraction. By the two-dimensional diffraction grating 24, it is thought that the three directions of X-gamma join together, there are, and a coherent condition is formed of this two-dimensional association.

[0044] Drawing 3 is the drawing in which the reciprocal space which 3 angle grids shown in drawing 2 have was shown. The core gamma point of the BURIRIAN zone in reciprocal space, X point that the straight line which connected this gamma point and gamma point of a contiguity BURIRIAN zone intersects the boundary of a BURIRIAN zone, and the J point that 3 BURIRIAN zone which adjoins mutually touches in one point are shown. The direction specified from gamma point in drawing 3, X point, and J point corresponds in the direction of gamma-X and the direction of gamma-J which were referred to in explanation to drawing 2.

[0045] Drawing 4 (a) is the photograph nick band Fig. having shown the result of having performed band calculation about the two-dimensional 3 angle grid shown in drawing 2 using the plane wave unfolding technique, and is as a result of [ to especially the TE mode ] count. Drawing 4 (b) is an enlarged drawing [ / near the gamma point in drawing 4 (a) ].

[0046] The 1st confining layer 12 of drawing 1 has the dispersion relation shown in drawing 4 (a), i.e., photograph nick band structure. In this specification, photograph nick band structure means the dispersion relation specified to the energy of a photon based on the two-dimensional periodic refractive-index distribution by which it was prepared in the medium at least.

[0047] The spontaneous emission light of the barrier layer in the gestalt of this operation corresponds near [ 0.35 ] the axis of ordinate (frequency) of drawing 4 (a). The spontaneous-emission band of a barrier layer is made to be set by gamma neighborhood of a point. The group velocity of light becomes zero and laser oscillation is considered to happen in a band edge with a big density of states. If drawing 4 (b) is referred to, since a band edge exists in gamma point or gamma neighborhood of a point, it is possible that laser oscillation happens on the basis of the direction of gamma-X.

[0048] Drawing 5 is a drawing describing the tetragonal lattice whose lattice spacing is b as a two-dimensional diffraction grating. The tetragonal lattice is filled with the square whose die length of one side is b. In drawing 5, the direction which goes to the lattice point P from the lattice point W is called the direction of X-gamma, a call, and the direction of direction X-J that goes to the lattice point Q from the lattice point W paying attention to the lattice point W chosen as arbitration. Here, the wavelength of the light generated in a barrier layer explains the case where the grid period about the direction of X-gamma is supported.

[0049] It is possible that the two-dimensional diffraction grating 25 contains two 1-dimensional diffraction-grating groups U and V explained below. The 1-dimensional diffraction-grating group U consists of the 1-dimensional grids U1 and U2 and U3 grade which were prepared towards Y shaft orientations. The 1-dimensional diffraction-grating group V consists of the 1-dimensional grids V1 and V2 and V3 grade which were prepared towards X shaft orientations. When 2 lattice groups rotate at the include angle of 90 degrees focusing on the lattice point of arbitration, they overlap. In each lattice group, spacing between 1-dimensional grids is b, and spacing in a 1-dimensional grid is b. First, lattice group U is considered. The light which progresses in the direction of the lattice point

P produces diffraction phenomena from the lattice point W in the lattice point P. The diffraction direction is prescribed by Bragg condition  $2d \sin \theta = m \lambda$  ( $m = 0, \pm 1, \dots$ ) like the case of 3 angle grids. When the diffraction grating is formed so that the secondary Bragg reflection ( $m = \pm 2$ ) may be satisfied, another lattice points Q and R exist in the include angle of  $\theta = \pm 90$  degrees, and the lattice points W and S exist in the include angle of  $\theta = 0, 180$  degrees corresponding to  $m = 0$ . [0050] The light diffracted towards the direction of the lattice point Q in the lattice point P is diffracted according to lattice group V in the lattice point Q. This diffraction can be considered to be the diffraction phenomena according to lattice group U the same way. Subsequently, the light diffracted towards the lattice point T in the lattice point Q is diffracted according to lattice group U. Thus, it diffracts one by one. The light diffracted towards the lattice point W from the lattice point T is diffracted according to lattice group V.

[0051] As mentioned above, as explained, the light which progresses at the lattice point P reaches through the diffraction of multiple times at the first lattice point W from the lattice point W. For this reason, that the light which progresses in a certain direction returns through the diffraction of multiple times in the location of the original lattice point although the semi-conductor luminescence device 1 is not equipped with the optical resonator which consists of two light reflex sides like the conventional semiconductor laser shows that the two-dimensional diffraction grating 25 considers as an optical resonator, i.e., a wavelength selection machine, and a reflector, and acts. Phase matching is attained by this reflector.

[0052] Furthermore, in the two-dimensional diffraction grating 25, when it takes into consideration that the above-mentioned explanation was given in the lattice point W of arbitration, it may be generated in all the lattice points arranged two-dimensional. For this reason, the light spread in each X-gamma direction is considered to have combined with the two-dimensional Bragg diffraction at both  $\pm 90$  degrees. By the two-dimensional diffraction grating 25, it is thought that the direction of X-gamma combines each other, and a coherent condition is formed of this two-dimensional association.

[0053] A two-dimensional diffraction grating can be equipped with phase shift structure in order to realize single mode-ization of laser oscillation light. Drawing 6 and drawing 7 are the drawings which applied phase shift structure to the tetragonal lattice shown in drawing 5. The diffraction grating of illustration is arranged in the grid of the same period in the condition of having been mutually shifted to two or more implications and them only in the one half of a period.

[0054] Reference of drawing 6 prepares Va lattice group and Vb lattice group of a period d in accordance with X shaft orientations. Va grid is equipped with the 1-dimensional diffraction gratings Va1, Va2, Va3, and Va4, and Vb grid is equipped with the 1-dimensional diffraction gratings Vb1, Vb2, Vb3, and Vb4. Va grid and Vb grid are arranged so that spacing between the 1-dimensional grids Va4 and Vb1 may become  $d/2$ . In accordance with Y shaft orientations, Ua lattice group and Ub lattice group of a period d are prepared. Ua grid is equipped with the 1-dimensional diffraction gratings Ua1, Ua2, Ua3, and Ua4, and Ub grid is equipped with the 1-dimensional diffraction gratings Ub1, Ub2, Ub3, and Ub4. Ua grid and Ub grid are arranged so that spacing between the 1-dimensional grids Ua4 and Ub1 may become  $d/2$ .

[0055] Reference of drawing 7 prepares Vc lattice group and Vd lattice group of a period d in accordance with X shaft orientations. Vc grid is equipped with the 1-dimensional diffraction gratings Vc1, Vc2, and Vc3, and Vd grid is equipped with the 1-dimensional diffraction gratings Vd1, Vd2, and Vd3. Vc grid and Vd grid are arranged so that spacing between the 1-dimensional grids Vc4 and Vc1 may be set to  $3d/2$ . In accordance with Y shaft orientations, Uc lattice group and Ud lattice group of a period d are prepared. Uc grid is equipped with the 1-dimensional diffraction gratings Uc1, Uc2, Uc3, and Uc4, and Ud grid is equipped with the 1-dimensional diffraction gratings Ud1, Ud2, Ud3, and Ud4. Uc grid and Ud grid are arranged so that spacing between the 1-dimensional grids Uc4 and Ud1 may be set to  $3d/2$ .

[0056] The phase shift structure where U grid and V grid are prepared by overlapping partially besides the phase shift structure shown in drawing 6 and drawing 7 is also applicable. Moreover, phase shift structure is realizable removing one piece or plurality of the lattice point of the arbitration in a two-dimensional grid, i.e., by introducing a lattice defect point.

[0057] Then, the manufacture approach of the semi-conductor luminescence device concerning this

invention is explained. Although the process which manufactures hereafter the semiconductor laser which has 3 angle grids on an InP substrate, and in which field luminescence is possible is explained in order, the semiconductor material applied is at an instantiation target, and there is that [ no ] by which this invention is restricted to this.

[0058] A two-dimensional diffraction grating is produced as follows, for example. The 1st N type InP semi-conductor substrate (henceforth the 1st substrate) 10 which has field bearing (001) is prepared. the principal plane top of the 1st substrate 10 -- organic metal gaseous-phase epitaxy (MOVPE) -- the N type InP semi-conductor layer 12 is grown up using law. Drawing 8 is the perspective view showing the process after the N type InP semi-conductor layer 12 was formed on the 1st substrate 10.

[0059] The photolithographic method and the etching method are used for the front face of the N type InP semi-conductor layer 12, and a two-dimensional diffraction grating is formed in it. Drawing 9 is the perspective view showing the process after the two-dimensional diffraction grating was formed.

[0060] A sensitization agent is applied to surface 12a of the semi-conductor layer 12. On this sensitization agent, an electron beam exposure system (for example, ELIONIX ELS-3700) is used, and a diffraction-grating pattern is drawn (drawing process). Then, development of a sensitization agent completes the etching mask with which the diffraction-grating pattern was formed. The diffraction-grating pattern which this mask has has two or more openings of a predetermined configuration in surface 12a (henceforth the 1st front face) of the semi-conductor layer 12 which should be etched in the continuing etching process.

[0061] A crevice is formed in the predetermined part of the semi-conductor layer 12 using an etching mask (etching process). Etching is performed using a reactive ion etching system (for example, SACOM RIE-10N). The semi-conductor layer 12 of opening of a mask is removed by etching, and the crevice of the predetermined depth is formed. Drawing 9 is the perspective view of the 1st component 28 with which the two-dimensional diffraction grating 24 was formed in 1st surface 12a. In drawing 9, it has crevice 24a of the cross section of two or more approximate circle forms arranged periodically as a two-dimensional diffraction grating 24. Each crevice is formed in the about depth of extent as which the array of crevice 24a may function as a diffraction grating, for example, 0.1 micrometers.

[0062] Next, the 2nd P type InP semi-conductor substrate (henceforth the 2nd substrate) 30 which has field bearing (001) is prepared. the principal plane top of the 2nd substrate 30 -- organic metal gaseous-phase epitaxy (MOVPE) -- the P type InP semi-conductor layer 18 is grown up using law.

[0063] Subsequently, the undoping barrier layer 16 is grown up on the P type InP semi-conductor layer 18. the gestalt of this operation -- MOVPE -- using law, a barrier layer 16 is formed so that it may have the MQW structure of InGaAs/InGaAsP. this barrier layer -- generating of the light of 1.3-micrometer band is attained. Furthermore, the separation \*\*\*\*\* hetero structure layer (separate confinementheterostructure) for shutting up a carrier at the MQW structured division can also be formed in the both sides of such MQW structure. By this, a carrier can be efficiently confined in the barrier layer which spreads two-dimensional.

[0064] next -- a barrier layer 14 top -- MOVPE -- the N type InP semi-conductor layer 14 is grown up using law. In addition, although the two-dimensional diffraction grating 24 is formed in the surface of the N type InP semi-conductor layer 12 of the 1st component 28 and it excels in it with the gestalt of this operation, it replaces with this two-dimensional diffraction grating 24, or it is the front face (a two-dimensional diffraction grating can also be hereafter formed in the surface of 14a called 2nd front face.) of the N type InP semi-conductor layer 14 in this two-dimensional diffraction grating 24.

[0065] The 2nd component 32 is completed by this. Drawing 10 is the perspective view of the 2nd component 32. The 2nd component 32 is equipped with the P type InP semi-conductor layer 18 by which sequential formation was carried out, the undoping barrier layer 16, and the N type InP semi-conductor layer 14 on the principal plane of the 2nd substrate 30. Surface 14a of the semi-conductor layer 14 formed at the end is exposed.

[0066] Subsequently, the 1st component 28 and the 2nd component 32 are joined. At this junction process, the 1st components 28 and 2nd component 32 are joined so that 1st surface 12a and 2nd

surface 14a may face each other. With the gestalt of this operation, welding performs this junction (fusing process).

[0067] In order to make into clarification the 1st surface 12a and 2nd surface 14a which should be joined, the 1st components 28 and 2nd component 32 are processed chemically, and the adhering contamination, the formed natural oxidation film are removed. This chemical processing is performed by exposing the 1st components 28 and 2nd component 32 to a processing solution ( $\text{NH}_4\text{F}:\text{HF}=1:6$ ), for example, a buffer hydrofluoric-acid solution.

[0068] Then, as shown in drawing 11, 1st surface 12a and 2nd surface 14a are opposed, and the 1st components 28 and 2nd component 32 are piled up. Between the 1st component 28 and the 2nd component 32, a predetermined pressure (load) is applied so that the above-mentioned front faces 12a and 14a may fully stick. It exposes to temperature at which welding sufficient in this condition is attained predetermined time.

[0069] If such welding conditions are shown in instantiation, it will be temperature:620-degree-C time amount:30-minute load:1.7 N/cm<sup>2</sup> in a reducing atmosphere, for example, H<sub>2</sub> ambient atmosphere. Moreover, ambient atmospheres which contain either at least, such as an inert gas ambient atmosphere, for example, N<sub>2</sub>, Ar, helium, etc., are also applicable to such heat treatment. The welding of the 1st component 28 and the 2nd component 32 was attained by this heat treatment. The perspective view of drawing 12 shows the 3rd component 34 formed by carrying out welding of the 1st components 28 and 2nd component 32.

[0070] In the 3rd component 34, either [ at least ] the 1st substrate 10 or the 2nd substrate 30 is removable (removal process). In order to form the light emission side for emitting the light from a barrier layer 16, one side of a substrate is removable. Selective etching conditions can perform removal of such a substrate. If the selective etching applied to the 2nd substrate 30 in the gestalt of this operation is illustrated, there are a mixed solution containing a hydrochloric acid (HCl) and water and the approach of carrying out wet etching using the so-called etchant of a hydrochloric-acid system. If etching removes a substrate, the distance from the barrier layer 16 to the light emission side 26 will be shortened.

[0071] The perspective view of drawing 13 shows the 4th component 36 formed by removing the 2nd substrate 30. As for the 4th component 36, 1 surface (it is also called 3rd front face) 18a of the P type InP semi-conductor layer 18 is exposed by removing the 2nd substrate 30. The 4th component 36 has the structure where the two-dimensional diffraction grating 24 was embedded between layers as drawing 13 is shown partially. Space 24a which constitutes the two-dimensional diffraction grating 24 is having the perimeter surrounded by the semi-conductor layer 12 and the semi-conductor layer 14.

[0072] If a cathode electrode (22 of drawing 1) is formed in rear-face 10a of the 1st substrate 10 while forming an anode electrode (20 of drawing 1) in 3rd surface 18a of the 4th component 36, the main processes of the semi-conductor luminescence device concerning this invention will be completed. The semi-conductor luminescence device 1 shown to drawing 1 by this is obtained.

[0073] The semi-conductor luminescence device concerning this invention can be equipped with two or more two-dimensional diffraction gratings 24 and 44. As for these two-dimensional diffraction gratings 24 and 44, it is desirable to be prepared on both sides of a barrier layer 10. This can raise diffraction efficiency. Two two-dimensional diffraction gratings can shift only the distance which can be established so that the lattice point of each grid may be applicable on both sides of a barrier layer, and is equivalent to the one half of a period, can be prepared, and, also asymmetrically, can be arranged. Hereafter, the manufacture approach of a semi-conductor luminescence device of having two or more diffraction gratings is explained.

[0074] Drawing 14 is the perspective view showing the process which joins the 4th components 36 and 5th component 38. At this junction process, the 4th components 36 and 5th component 38 are prepared first. Since the formation approach of the 4th component was already explained, the formation approach of the 5th component 38 is explained. The 5th component 38 has structure similar to the 1st component 28. That is, the 5th component 38 has the P type InP semi-conductor layer 42 formed on the P type InP semi-conductor substrate (henceforth the 3rd substrate) 40. The two-dimensional diffraction grating 44 is formed in surface (it is also called 4th front face) 42a of the P type InP semi-conductor layer 42. The two-dimensional diffraction grating 42 has two or more

crevice 42a formed in the surface of the P type InP semi-conductor layer 42. Two or more crevice 42a is arranged so that a two-dimensional diffraction grating may be formed. Since the 5th component 38 has such structure, it can be formed through the same process as the 1st component 28. In addition, although the case where the two-dimensional diffraction grating 42 was formed in the 5th component 38 was explained, it can replace with this two-dimensional diffraction grating 44, or a two-dimensional diffraction grating can also be formed in 3rd surface 18a of the 4th component 36 with this two-dimensional diffraction grating.

[0075] Then, the 4th components 36 and 5th component 38 are joined so that 3rd surface 18a and 4th surface 42a may face each other. Since it can carry out like the welding of the 1st component 28 and the 2nd component 32 which were already explained, this junction process is skipped about the detail of a fusing process. However, junction on the 4th component 36 and the 5th components 38 can apply a separate procedure and separate conditions, without being restricted to this condition. As shown in drawing 15, the 6th component 46 is obtained by joining the 4th components 36 and 5th component 38.

[0076] Moreover, by the manufacture approach of the semi-conductor luminescence device concerning this invention, either the 1st substrate 10 and the 3rd substrate 38 are removable from the 6th component 46. The 1st substrate 10 is removed with the gestalt of this operation. Since the removal process which already explained is applicable also about this removal process, still more detailed explanation is omitted. However, the procedure and the conditions of removing the 6th component 46 can apply a separate procedure and separate conditions, without being restricted to this condition.

[0077] The perspective view of drawing 16 shows the 7th component 48 formed by removing the 1st substrate 10. As for the 7th component 48, 1 surface (it is also called 5th front face) 12b of the P type InP semi-conductor layer 12 is exposed by removing the 1st substrate 10. The 7th component 48 has the structure where the two-dimensional diffraction grating 24 was embedded between the semi-conductor layer 12 and the semi-conductor layer 14, and the two-dimensional diffraction grating 44 was embedded between the semi-conductor layer 18 and the semi-conductor layer 40 as drawing 16 is shown partially. Space 24a which constitutes the two-dimensional diffraction grating 24 is having the perimeter surrounded by the semi-conductor layer 12 and the semi-conductor layer 14. Space 44a which constitutes the two-dimensional diffraction grating 44 is having the perimeter surrounded by the semi-conductor layer 18 and the semi-conductor layer 40.

[0078] While forming the cathode electrode (electrode equivalent to 22 of drawing 1) in 5th surface 12b of the 7th component 48, when the anode electrode (electrode equivalent to 20 of drawing 1) was formed in rear-face 38a of the 4th substrate 38, the main processes of the semi-conductor luminescence device of the gestalt of another operation concerning this invention were completed.

[0079] Moreover, the thing of the 5th surface 12b and rear-face 38a of the 4th substrate 38 for which such a semi-conductor luminescence device takes out light from one of fields at least is possible. Therefore, also in case the semi-conductor luminescence device concerning this invention is carried in a loading member, for example, a leadframe, a chip carrier, a printed circuit board, etc., either the above-mentioned field 12b and field 38a can be made to be able to meet a loading member, and it can be arranged. For this reason, a loading member can be effectively used as a heat dissipation path. At this time, a semi-conductor luminescence device is arranged so that the optical axis of this device may make a predetermined include angle, for example, 90 degrees, to the loading side of a loading member.

[0080] Although the semi-conductor luminescence device produced by some production processes was shown, on the other hand, the structure of two or more two-dimensional diffraction gratings 24 and 44 prepared on both sides of the barrier layer 16 besides the structure where it was explained where it has only the two-dimensional diffraction grating 44 can also be used for this invention.

[0081] The luminescence property of a semi-conductor luminescence device of having structure which was explained was measured.

[0082] Drawing 17 (a) is the property Fig. showing the semi-conductor luminescence device current-output power characteristics which have the structure of the gestalt of operation, and drawing 17 (b) is an oscillation spectrum in the location of the arrow head of drawing 17 (a). This semi-conductor luminescence device was produced in order to check that the semi-conductor luminescence device

which has 3 angle grids structure carries out laser oscillation. For this reason, it has a field luminescence field in a light emission side to a broadcloth area mold electrode (for example, rectangle electrode prolonged in the longitudinal direction by 200-micrometer width of face), and this perimeter. Three angle grids are formed all over the device.

[0083] As a result of measuring in the conditions of a room temperature, 1ms of periods, and 500ns of pulse width, the oscillation threshold current of current density  $J_{th}=3.9\text{kA/cm}^2$  was able to be acquired. It is operating as light emitting diode (LED) below with this current density. A laser oscillation spectrum is single wavelength as shown in drawing 17 (b). This wavelength is prescribed by the triangular grid. Moreover, a near-field pattern has an oscillation pattern reflecting the symmetric property of 3 angle grids. If based on a near-field pattern, laser oscillation has happened in the direction parallel to the direction of gamma-X. When the inrush current is increased, it is in the inclination for the luminescence field to spread also in the direction of gamma-J. Therefore, it turns out that laser oscillation is carried out by the large area.

[0084] Drawing 18 (a) is the property Fig. showing the semi-conductor luminescence device current-output power characteristics which have the structure of the gestalt of operation, and drawing 18 (b) is an oscillation spectrum in the current density  $I_{th}$  1.61 times the current density of an oscillation threshold. Since this semi-conductor luminescence device aimed at uniform laser oscillation in all the directions, it prepared the circular electrode which has the diameter of 350 micrometers in the center of a light emission side. Three angle grids are formed all over the device.

[0085] As a result of measuring in the conditions of a room temperature, 1ms of periods, and 500ns of pulse width, the oscillation threshold current of current density  $J_{th}=3.3\text{kA/cm}^2$  was able to be acquired. It is operating as light emitting diode (LED) below with this current density. As a laser oscillation spectrum is shown in drawing 18 (b), operating in the 2 modes is checked, spacing of oscillation wavelength is  $\lambda=28\text{ A}$  and this is well in agreement at spacing (between A-B) of the band edge shown in drawing 4 (b). Each mode may support the band edge at which wavelength differs, respectively.

[0086] Moreover, it is shown that the oscillation is starting the near-field pattern on the whole surface. A far field pattern is very as narrow as 1.8 degrees of outgoing radiation angles, and the almost circular shape of beam is shown. It is thought that it is shown that the large area and the coherent oscillation are starting these results in a field by association of a two-dimensional light in two-dimensional photograph nick band structure.

[0087] As mentioned above, while data were shown, as it explained, according to this invention, it became clear that the luminescence device in which field luminescence is possible can be offered.

[0088] There is a demand that (3) two-dimensional \*\* for which air and periodic structure with a big refractive-index change like a semi-conductor are needed in order to control more efficiently (2) light which needs micro processing comparable as the light of (1) controlled system for the above-mentioned photograph nick band structure needs to form the periodic structure of the same dimension in order to control luminescence of high order origin like a \*\* three dimension. If a wafer welding method is applied to the components which have the partial structure of semiconductor laser, the luminescence device with which the two-dimensional diffraction grating which fills such a demand was built in is easily producible. Therefore, formation of the luminescence device which contained photograph nick band structure is attained.

[0089] Moreover, with the gestalt of operation of this invention, the wafer welding method was used as an approach of forming two-dimensional and the three-dimensional structure in the interior of a semi-conductor. By this approach, the surface emission-type laser with built-in two-dimensional photograph nick band structure was produced with the surface-emitting type light emitting diode (LED) with built-in two-dimensional photograph nick band structure. When the device in which the still more nearly circular current impregnation field was formed was produced, the laser oscillation in the whole surface could be checked and the very narrow outgoing radiation angle of 1.8 degrees was able to be acquired in the far field pattern. This result is considered to be the result from which the large area and the coherent oscillation by association of a two-dimensional light based on two-dimensional photograph nick band structure arose. It is considered to be suitable for the surface emission-type laser to build in photograph nick band structure. Moreover, it was shown that a wafer welding method is suitable as an approach of forming air / semi-conductor two-dimensional

diffraction grating (two-dimensional diffraction grating based on the space periodically prepared in the transparent waveguide or the semi-conductor layer to the light which should emit light).

[0090]

[Effect of the Invention] According to the semi-conductor luminescence device of this invention, the two-dimensional diffraction grating is prepared so that the wavelength of the light which should be generated in a barrier layer may be specified. For this reason, it is combined by the two-dimensional diffraction grating two-dimensional, and the light generated in the barrier layer is emitted from a light emission side. Therefore, the semi-conductor luminescence device in which field luminescence is possible was offered.

[0091] Moreover, according to the manufacture approach of the semi-conductor luminescence device of this invention, while contained the substrate, and after forming a two-dimensional grid on the plane of composition of components, this component and the components of another side were joined. Therefore, the manufacture approach of the semi-conductor luminescence device in which field luminescence is possible was offered.

---

[Translation done.]



\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] Drawing 1 (a) is the perspective view of the semi-conductor luminescence device concerning this invention, and drawing 1 (b) is a sectional view in the I-I cross section of drawing 1 (a).

[Drawing 2] Drawing 2 is a drawing describing 3 angle grids whose lattice spacing is a as a two-dimensional diffraction grating.

[Drawing 3] Drawing 3 is the drawing in which the reciprocal space which 3 angle grids shown in drawing 2 have was shown.

[Drawing 4] Drawing 4 (a) is the photograph nick band Fig. having shown the result of having performed band calculation about the two-dimensional 3 angle grid shown in drawing 2 , and drawing 4 (b) is an enlarged drawing [ / near the gamma point in drawing 4 (a) ].

[Drawing 5] Drawing 5 is a drawing describing the tetragonal lattice whose lattice spacing is b as a two-dimensional diffraction grating.

[Drawing 6] Drawing 6 is the drawing which applied the phase shift structure applied to the tetragonal lattice shown in drawing 5 .

[Drawing 7] Drawing 7 is the drawing which applied the phase shift structure applied to the tetragonal lattice shown in drawing 5 .

[Drawing 8] Drawing 8 is the perspective view showing the process after the N type InP semi-conductor layer was formed on the 1st substrate.

[Drawing 9] Drawing 9 is the perspective view showing the process after the two-dimensional diffraction grating was formed.

[Drawing 10] Drawing 10 is the perspective view of the 2nd component.

[Drawing 11] Drawing 11 is the perspective view showing the process which the 1st front face and 2nd front face oppose, and joins the 1st components and 2nd component.

[Drawing 12] Drawing 12 is the perspective view showing the 3rd component formed by joining the 1st components and 2nd component.

[Drawing 13] Drawing 13 is a showing [ the 4th component formed by removing the 2nd substrate ] perspective view.

[Drawing 14] Drawing 14 is the perspective view showing the process which joins the 4th components and 5th component.

[Drawing 15] Drawing 15 is the perspective view of the process which joins the 4th components and 5th component and forms the 6th component.

[Drawing 16] Drawing 16 is the perspective view showing the process which the 1st substrate removes and forms the 7th component.

[Drawing 17] Drawing 17 (a) is the property Fig. showing the current-oscillation power characteristics of a semi-conductor luminescence device which have the structure of the gestalt of operation, and drawing 17 (b) is the oscillation spectrum of such a device.

[Drawing 18] Drawing 18 (a) is the property Fig. showing the current-oscillation power characteristics of a semi-conductor luminescence device which have the structure of the gestalt of operation, and drawing 18 (b) is the oscillation spectrum of such a device.

[Description of Notations]

1 [ -- The 2nd confining layer, ] -- A semi-conductor luminescence device, 10 -- A substrate, 12 --

The 1st confining layer, 14 16 [ -- Cathode electrode, ] -- A barrier layer, 18 -- The 3rd confining layer, 20 -- An anode electrode, 22 24, 25, 44 [ -- The 2nd component 34 / -- The 3rd component 36 / -- The 4th component 38 / -- The 5th component 46 / -- The 6th component 48 / -- The 7th component, ] -- A two-dimensional diffraction grating, 28 -- The 1st component, 30 -- The 2nd substrate, 32

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

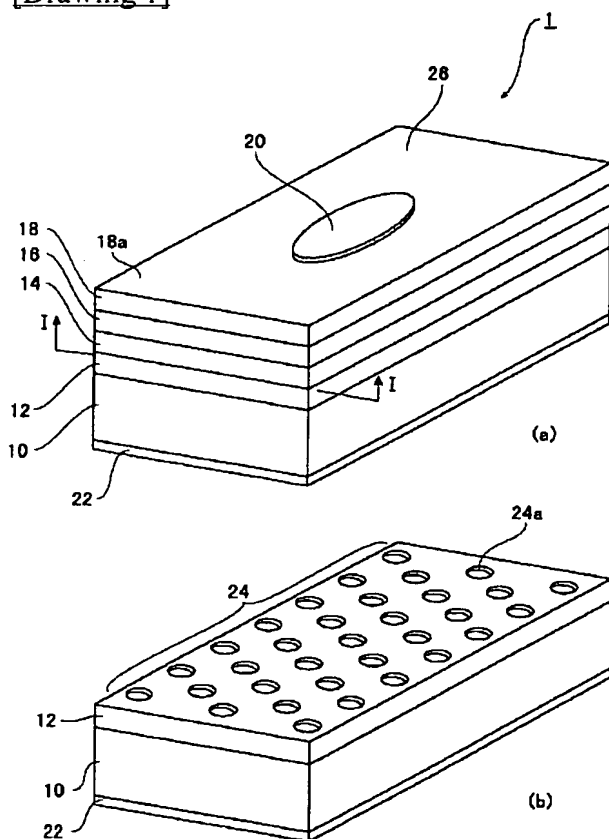
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

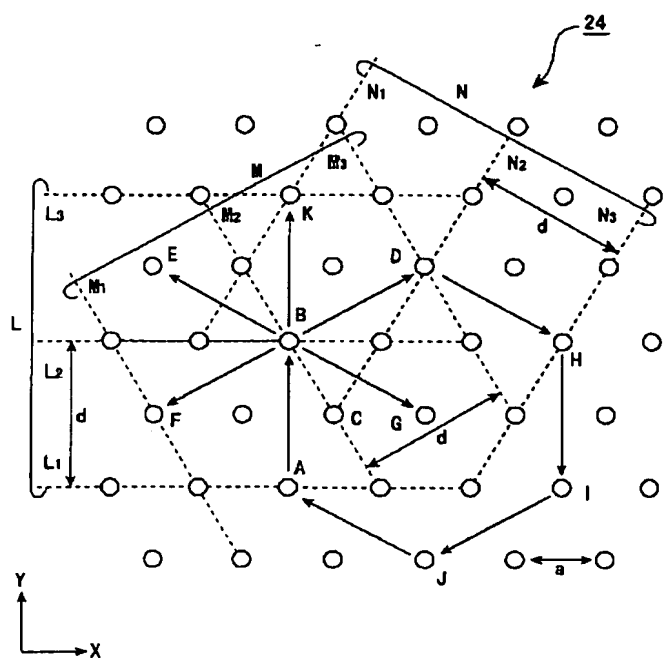
DRAWINGS

---

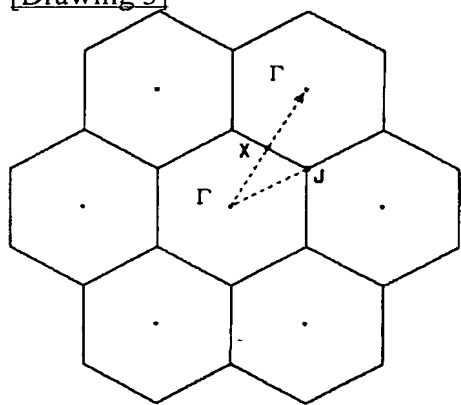
[Drawing 1]



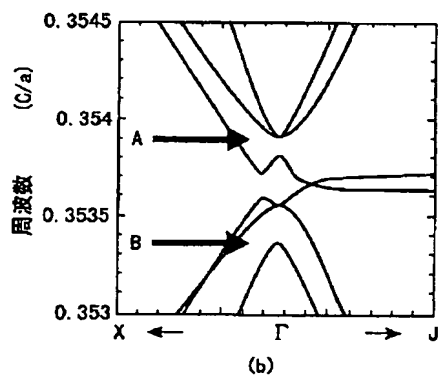
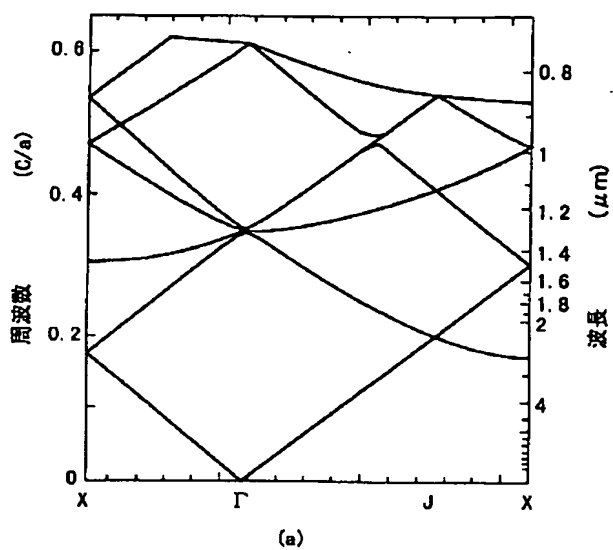
[Drawing 2]



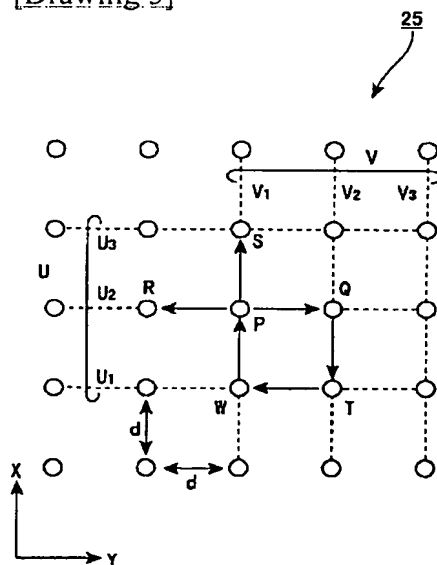
[Drawing 3]



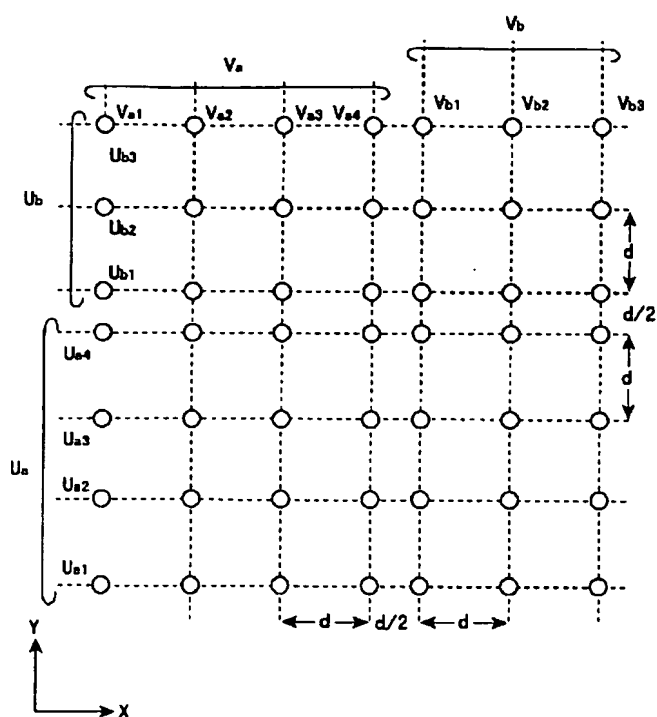
[Drawing 4]



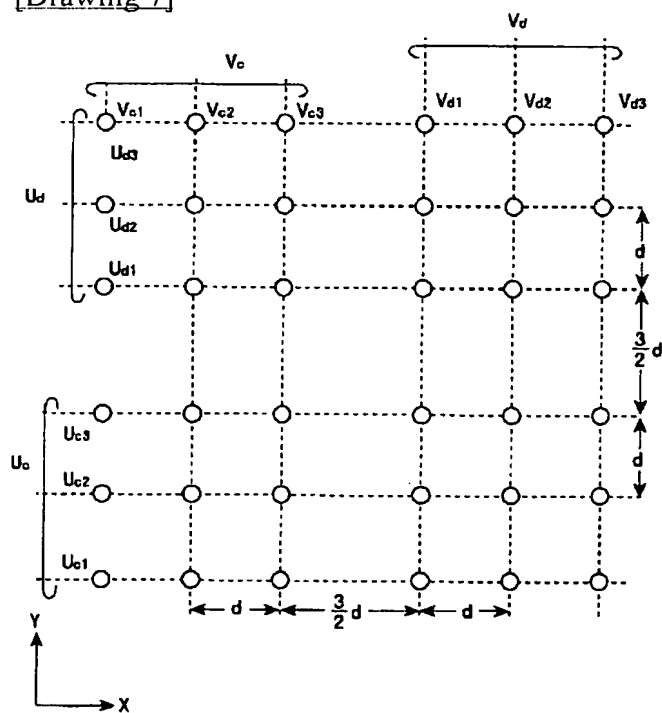
[Drawing 5]



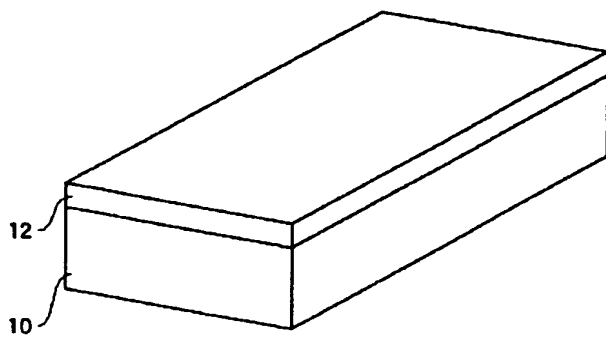
[Drawing 6]



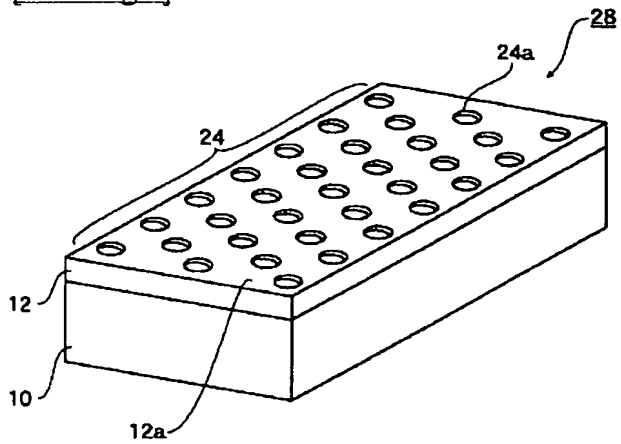
[Drawing 7]



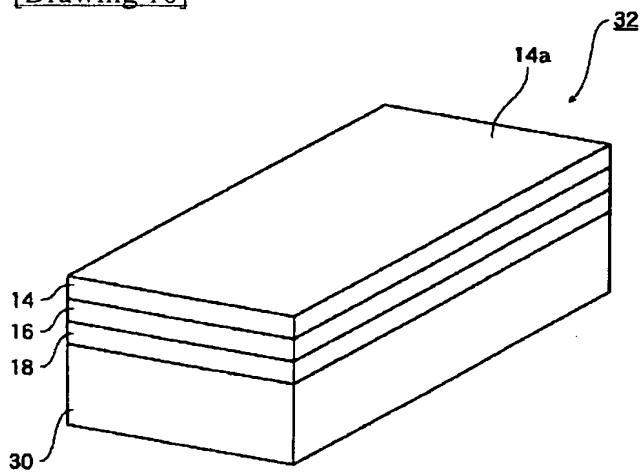
[Drawing 8]



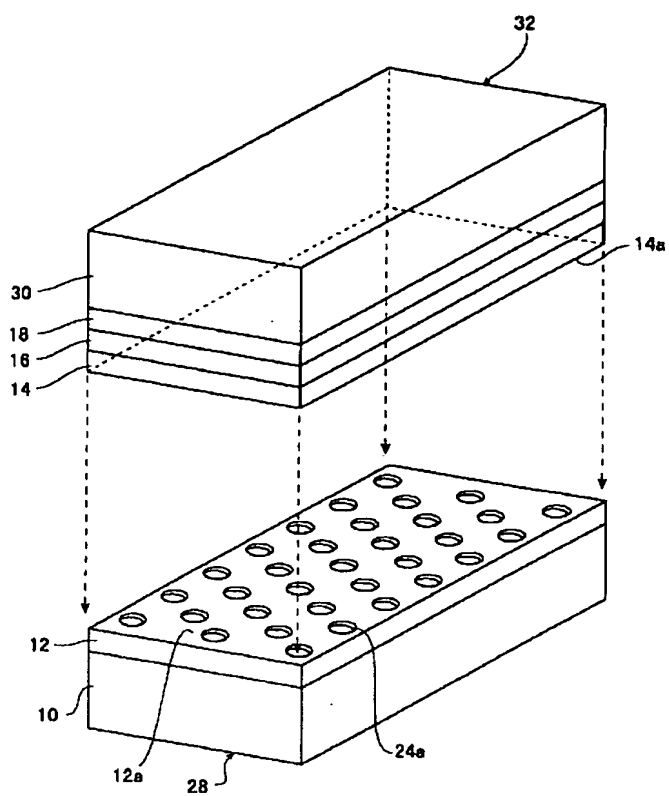
[Drawing 9]



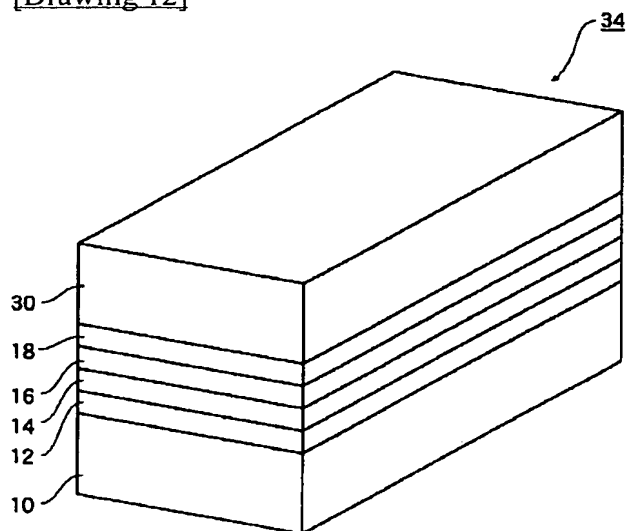
[Drawing 10]



[Drawing 11]

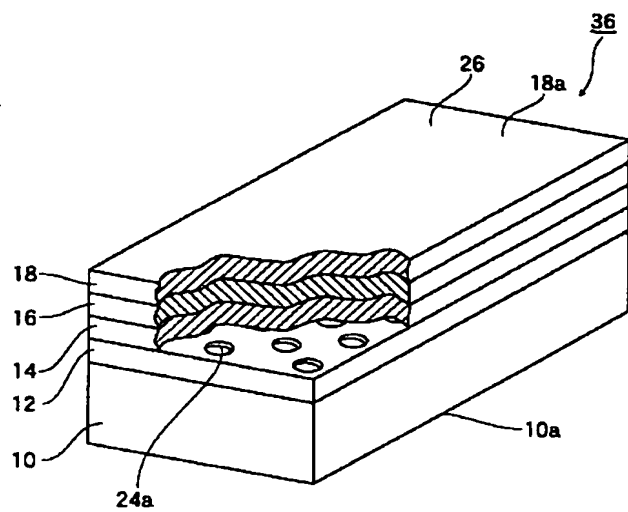


[Drawing 12]

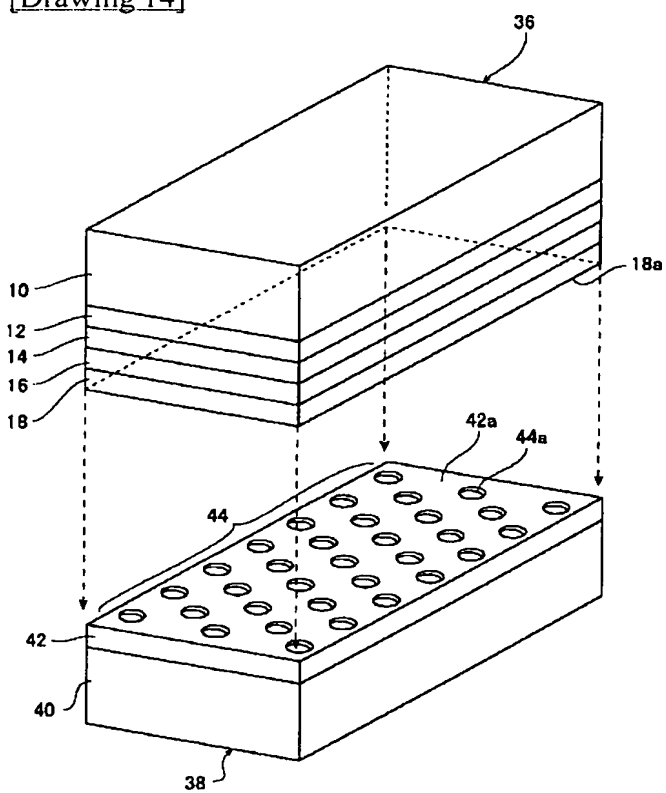


[Drawing 13]

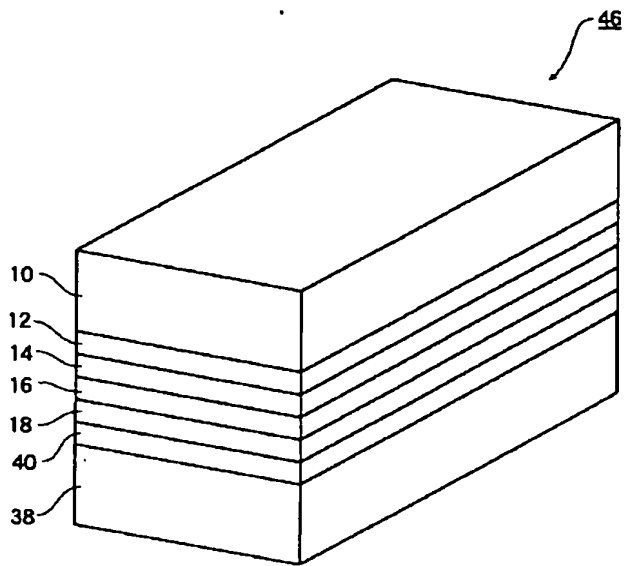




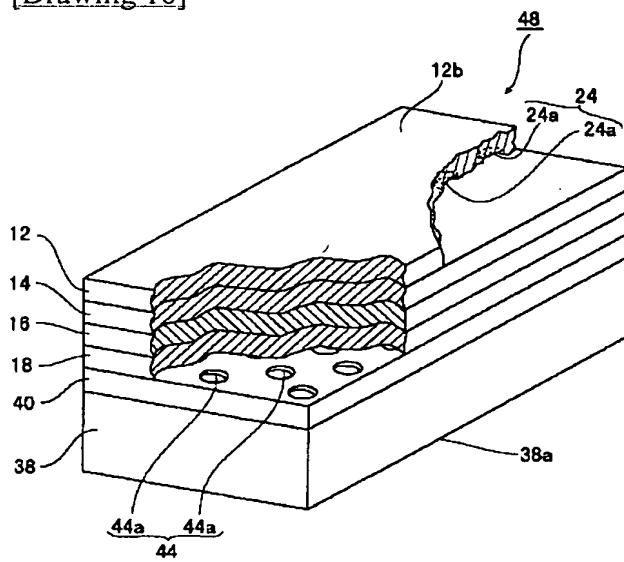
[Drawing 14]



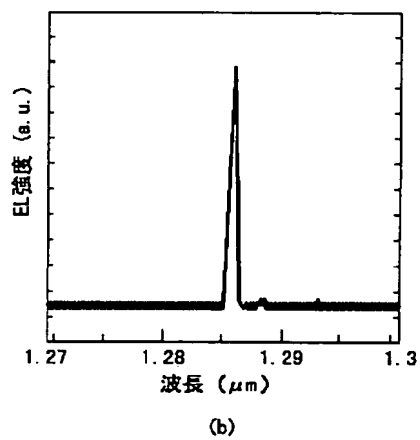
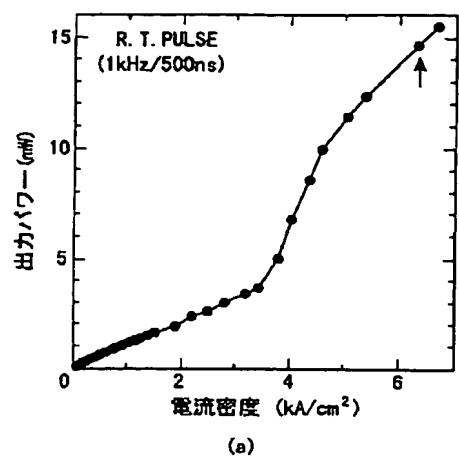
[Drawing 15]



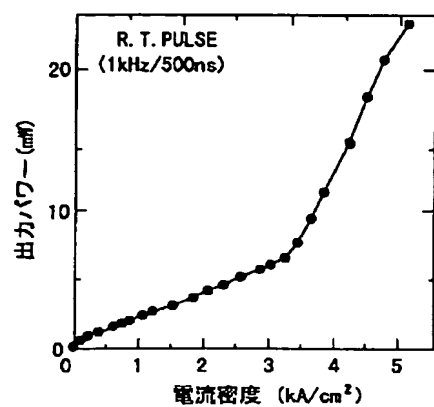
[Drawing 16]



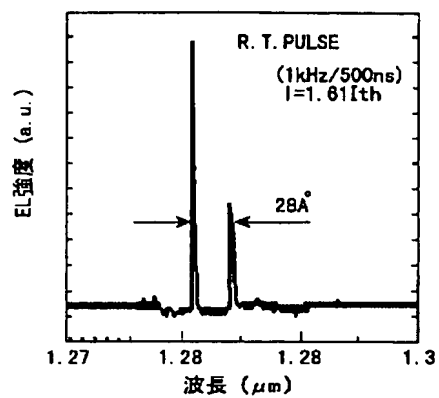
[Drawing 17]



[Drawing 18]



(a)



(b)

[Translation done.]

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2000-332351

(P 2 0 0 0 - 3 3 2 3 5 1 A)

(43)公開日 平成12年11月30日(2000.11.30)

(51)Int.Cl. <sup>7</sup>	識別記号	F I		テ-マコード <sup>*</sup> (参考)
H01S 5/125		H01S 3/18	644	2H049
G02B 5/18		G02B 5/18		5F073

審査請求 未請求 請求項の数10 O L (全15頁)

(21)出願番号	特願平11-141793	(71)出願人	599070433 野田 進 京都府宇治市五ヶ庄官有地 京都大学職員 宿舍323
(22)出願日	平成11年5月21日(1999.5.21)	(71)出願人	396020800 科学技術振興事業団 埼玉県川口市本町4丁目1番8号
特許法第30条第1項適用申請有り 1999年1月14日 応用物理学会応用電子物性分科会発行の「応用電子物性分科会会誌 第5巻 第1号」に発表		(71)出願人	000002130 住友電気工業株式会社 大阪府大阪市中央区北浜四丁目5番33号
		(74)代理人	100088155 弁理士 長谷川 芳樹

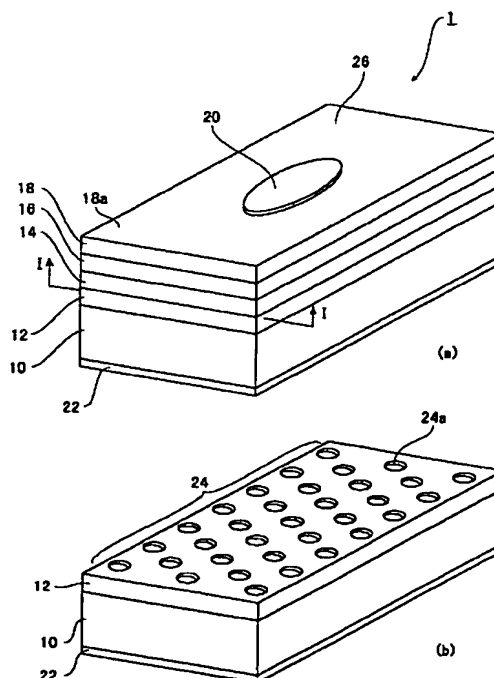
最終頁に続く

(54)【発明の名称】 半導体発光デバイスおよび半導体発光デバイスの製造方法

(57)【要約】

【課題】 従来とは異なった構成の面発光が可能な半導体発光デバイス、およびこのような半導体発光デバイスの製造方法を提供することにある。

【解決手段】 半導体発光デバイス(1)では、第1導電型半導体層および第2導電型半導体層(14、18)は、基板(10)の主面上に設けられている。活性層(16)は、キャリアが注入されると光を発生するように設けられ、第1導電型半導体層および第2導電型半導体層(14、18)に挟まれている。2次元回折格子(24)は、活性層(16)において発生されるべき光の波長を規定するように設けられ、基板(10)の主面が延びる方向に沿って延びている。この結果、活性層(16)において発生され2次元回折格子(24)によって波長が規定された光が、光放出面(26)から放出される。光放出面(26)は、2次元回折格子(24)が延びる方向に沿って設けられる。



## 【特許請求の範囲】

【請求項 1】 基板の主面上に設けられた第 1 導電型半導体層と、  
前記基板の主面上に設けられた第 2 導電型半導体層と、  
前記第 1 導電型半導体層および前記第 2 導電型半導体層に挟まれ、キャリアが注入されると光を発生する活性層と、  
前記基板の主面が延びる方向に沿って設けられ、前記活性層において発生されるべき光の波長を規定する 2 次元回折格子と、  
前記基板の主面が延びる方向に沿って設けられ、前記活性層において発生された光が放出される光放出面と、を備える半導体発光デバイス。

【請求項 2】 前記 2 次元回折格子は、第 1 の屈折率を有する媒質内に 2 次元回折格子を構成するように設けられた第 2 の屈折率の部分を含み、  
前記第 1 の屈折率は前記第 2 の屈折率よりも大きい、請求項 1 に記載の半導体発光デバイス。

【請求項 3】 前記 2 次元回折格子は、三角格子および正方格子のいずれか一方である、請求項 1 に記載の半導体発光デバイス。

【請求項 4】 前記活性層は、キャリアが注入されると光を発生する複数の発光部と、前記複数の発光部を分離するように設けられた分離部とを有する請求項 1 に記載の半導体発光デバイス。

【請求項 5】 前記活性層において発生された光に対して透明であって、前記光放出面上に設けられ、前記活性層にキャリアを与えるための電極を更に備える、請求項 1 に記載の半導体発光デバイス。

【請求項 6】 前記活性層を介して前記 2 次元回折格子と対向するように設けられた別の 2 次元回折格子を更に備える、請求項 1 に記載の半導体発光デバイス。

【請求項 7】 基板の主面上に設けられた第 1 導電型半導体層と、  
前記基板の主面上に設けられた第 2 導電型半導体層と、  
前記第 1 導電型半導体層と前記第 2 導電型半導体層との間に設けられ、キャリアが注入されると光を発生する活性層と、  
前記基板の主面が延びる方向に沿って設けられ、前記活性層と光学的に結合され、フォトリソグラフィ構造を有するフォトリソグラフィ層と、  
前記フォトリソグラフィ層が延びる方向に沿って設けられ、前記活性層において発生された光が放出される光放出面と、を備える半導体発光デバイス。

【請求項 8】 第 1 の基板を含み第 1 の表面を有する第 1 の部品を準備する工程と、  
第 1 導電型半導体層、活性層、および第 2 導電型半導体層を第 2 の基板の主面上に順に堆積し、前記主面が延びる方向に沿って第 2 の表面を有する第 2 の部品を形成する工程と、

前記第 1 の表面および前記第 2 の表面の少なくともいずれか一方に 2 次元回折格子を形成する格子工程と、  
格子工程の後に、前記第 1 の表面と前記第 2 の表面とが向き合うように前記第 1 の部品および前記第 2 の部品を接合する工程と、を備える半導体発光デバイスの製造方法。

【請求項 9】 第 1 の基板を含み第 1 の表面を有する第 1 の部品を準備する工程と、

第 1 導電型半導体層、活性層、および第 2 導電型半導体層を第 2 の基板の主面上に順に堆積し、前記主面が延びる方向に沿って第 2 の表面を有する第 2 の部品を形成する工程と、

前記第 1 の表面および前記第 2 の表面の少なくともいずれか一方に 2 次元回折格子を形成する格子工程と、

格子工程の後に、前記第 1 の表面と前記第 2 の表面とが向き合うように前記第 1 の部品および前記第 2 の部品を接合し第 3 の部品を形成する工程と、

前記第 3 の部品から前記第 1 の基板を第 3 の表面が現れるように除去し第 4 の部品を形成する工程と、  
第 3 の基板を含み第 4 の表面を有する第 5 の部品を準備する工程と、

前記第 3 の表面および前記第 4 の表面のいずれか一方に 2 次元回折格子を形成する工程と、

前記第 3 の表面と前記第 4 の表面とが向き合うように、前記第 4 の部品および前記第 5 の部品を接合する工程と、を備える半導体発光デバイスの製造方法。

【請求項 10】 前記格子工程は、

前記活性層において発生されるべき光の波長に対応したフォトリソグラフィ構造を形成するように規定された 2 次元回折格子パターンを持つマスクを前記第 1 の表面および前記第 2 の表面の少なくともいずれか一方に形成する工程と、

前記マスクを用いてエッチングし、2 次元回折格子を形成する工程と、を有する請求項 8 または請求項 9 に記載の半導体発光デバイスの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、面発光が可能な半導体発光デバイス、およびこのような半導体発光デバイスの製造方法に関する。

【0002】

【従来の技術】面発光が可能な半導体レーザとしては、DBR 型半導体レーザがある。この面発光型レーザは、発光方向に沿って設けられブラッグ反射に基づく 1 次元回折格子を有している。

【0003】

【発明が解決しようとする課題】しかしながら、DBR 型半導体レーザは、発光方向に沿って 1 次元回折格子を形成するために周期構造を設ける必要がある。このような周期構造は、屈折率の異なる層を周期的になるように

繰り返し形成する必要がある。

【0004】本発明の目的は、従来とは異なった構成を有する面発光が可能な半導体発光デバイス、およびこのような半導体発光デバイスの製造方法を提供することにある。

【0005】

【課題を解決するための手段】発明者は、半導体レーザに必要な構成を検討した。半導体レーザは、一般には、光を発生する活性層を備える。また、レーザ発振すべき波長を規定するためには、波長選択機能を有する部分が必要である。更に、面発光を可能にするためには、発生された光を2次元的に取り出すことが必要である。

【0006】そこで、本発明を以下のような構成とした。

【0007】本発明の半導体発光デバイスは、第1導電型半導体層と、第2導電型半導体層と、活性層と、2次元回折格子と、光放出面とを備える。

【0008】第1導電型半導体層および第2導電型半導体層は、基板の主面上に設けられている。活性層は、キャリアが注入されると光を発生するように設けられ、第1導電型半導体層および第2導電型半導体層に挟まれている。2次元回折格子は、活性層において発生されるべき光の波長を規定するように設けられ、基板の主面が延びる方向に沿って延びている。

【0009】この結果、活性層において発生され2次元回折格子によって波長が規定された光が、光放出面から放出される。この光放出面は、2次元回折格子が延びる方向に沿って設けられている。

【0010】本発明の半導体発光デバイスでは、2次元回折格子は、第1の屈折率を有する媒質内に2次元回折格子を構成するように設けられた第2の屈折率の部分有することができる。第1の屈折率は第2の屈折率よりも大きいことが好ましい。第2の屈折率の部分は、第1の屈折率の媒質内に設けられた凹部であることができる。このような2次元回折格子は、三角格子および正方格子のいずれか一方を採用することによって実現されることができる。

【0011】本発明の半導体発光デバイスは、活性層を介して2次元回折格子と対向するように設けられた別の2次元回折格子を更に備えることができる。追加された2次元回折格子は、回折効率を高めることを可能にする。両方の2次元回折格子は、回折効率を高めるような周期、例えば同一の周期を有することが好ましい。これらの2次元回折格子は、活性層に関して対称に設けることができ、また非対称に設けることができる。

【0012】本発明の半導体発光デバイスは、活性層にキャリアを与えるための電極を更に備えることができる。このような電極は、光放出面上に設けられることができる。このため、活性層に対して2次元的にキャリアを与えることができる。電極の材料は、活性層において

発生された光に対して透明であることが好ましい。

【0013】本発明の半導体発光デバイスでは、活性層は、キャリアが注入されると光を発生する複数の発光部と、複数の発光部を分離するように設けられた分離部とを有することができる。このような活性層の形態は、以下に例示的に列挙される様々な構造によって実現される。2次元量子井戸構造は、複数の半導体層を積層することによって実現される。1次元量子井戸構造は、回折格子に沿って設けられた量子細線を形成することによって実現される。0次元量子井戸構造は、回折格子に沿って設けられた量子箱を形成することによって実現される。活性層の形態は、ここに列挙された構造に限定されることはない。活性層は、2次元回折格子に光を提供できるように設けられ、また光放出面に沿って設けられることが好ましい。

【0014】また、本発明の半導体発光デバイスは、第1導電型半導体層と、第2導電型半導体層と、活性層と、フォトリックバンド層と、光放出面とを備える。フォトリックバンド層はフォトリックバンド構造を有する。また、フォトリックバンド層は、活性層と光学的に結合され、基板の主面が伸びる方向に沿って設けられている。活性層において発生される光は、フォトリックバンド構造によって規定される。この結果、光放出面からは活性層において発生され、フォトリックバンド層によって波長および位相が規定された光が放出される。光発光面は、フォトリックバンド層が延びる方向に沿って設けられることができる。

【0015】本発明に係わる半導体発光デバイスの製造方法は、(1)第1の基板を含み第1の表面を有する第1の部品を準備し、(2)第1導電型半導体層、活性層、および第2導電型半導体層を第2の基板の主面上に順に堆積し、この主面が延びる方向に沿って第2の表面を有する第2の部品を形成し、(3)第1の表面および第2の表面の少なくともいずれか一方に2次元回折格子を形成する格子工程、(4)2次元回折格子を形成した後、第1の表面と第2の表面とが向き合うように第1の部品および第2の部品を接合する、それぞれの工程を備える。

【0016】接合されるべき面に2次元格子を形成した後、この2次元格子を挟むように2部品を接合するようにした。このため、2次元格子を形成した表面上に他の層を堆積することがない。故に、他の層の形成に影響を与えることなく2次元格子が形成される。また、2次元回折格子の形成面が接合されるので、他の層の形成から影響を受けることはない。

【0017】また、本発明に係わる半導体発光デバイスの製造方法は、(5)第1の基板および第2の基板の少なくとも一方を除去し光放出面を形成する工程を更に備えることができる。基板の一方を除去すれば、光が発生される活性層から光放出面までの距離が縮小される。

【0018】本発明に係わる半導体発光デバイスの製造

方法は、(6)第1の基板を含み第1の表面を有する第1の部品を準備し、(7)第1導電型半導体層、活性層、および第2導電型半導体層を第2の基板の主面上に順に堆積し、この主面が延びる方向に沿って第2の表面を有する第2の部品を形成し、(8)第1の表面および第2の表面の少なくともいずれか一方に2次元回折格子を形成し、(9)2次元回折格子の形成後に、第1の表面と第2の表面とが向き合うように第1の部品および第2の部品を接合し第3の部品を形成し、(10)第3の部品から第1の基板を第3の表面が現れるように除去し第4の部品を形成し、(11)第3の基板を含み第4の表面を有する第5の部品を準備し、(12)第3の表面および第4の表面のいずれか一方に形成された別の2次元回折格子を形成し、(13)第3の表面と第4の表面とが向き合うように、第4の部品および第5の部品を接合する、それぞれの工程を備える。

【0019】このように、作り込むべき2次元回折格子を張り合わせ面に形成すれば、2次元回折格子を必要な数だけ積層することができる。

【0020】また、本発明に係わる半導体発光デバイスの製造方法は、(14)接合された第4の部品および第5の部品から、第1の基板および第3の基板のいずれかを除去し、光放出面を形成する工程を更に備えることができる。

【0021】本発明に係わる半導体発光デバイスの製造方法では、2次元回折格子を形成する工程は、(15)活性層において発生されるべき光の波長に対応したフォトリソグラフィ構造を形成するように規定された2次元回折格子パターンを持つマスクを第1の表面および第2の表面の少なくともいずれか一方に形成する工程、(16)マスクを用いてエッチングし、2次元回折格子を形成する工程、を有することができる。

【0022】また、本発明に係わる半導体発光デバイスの製造方法では、2次元回折格子を形成する工程は、(17)活性層において発生されるべき光の波長に対応したフォトリソグラフィ構造を形成するように規定された2次元回折格子パターンを持つマスクを第3の表面および第4の表面のいずれか一方に2次元回折格子を形成し、(18)マスクを用いてエッチングし、2次元回折格子を形成する、それぞれの工程を有することができる。

【0023】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態を詳細に説明する。同一および類似の部分には、同一の符号を付して重複する説明を省略する。

【0024】図1(a)は、本発明の実施の形態に係わる半導体発光デバイスの斜視図であり、図1(b)は、図1(a)のI-I断面における断面図である。

【0025】半導体発光デバイス1は、基板10、第1の閉じ込め層12、第2の閉じ込め層14、活性層16、第3の閉じ込め層18、および2次元回折格子24

を備える。基板10としては、所定の面方位、例えば(001)のN型InPの半導体基板を採用することができる。第1の閉じ込め層12および第2の閉じ込め層14としては、N型InPの半導体層を採用することができる。第3の閉じ込め層18としては、P型InPの半導体層を採用することができる。第1の閉じ込め層12、第2の閉じ込め層14および第3の閉じ込め層18は、基板10の主面上にこの順序で積層されている。

【0026】第3の閉じ込め層18の表面18a上には、円形状のアノード電極20が設けられている。このため、全方向に均一な発光が可能になる。アノード電極20が形成されていない表面18aの部分は、光放出領域として機能する。基板10の主面に対向する裏面上には、カソード電極22が一面に設けられている。これらの電極20、22は、金(Au)系電極を用いることができる。この材料に限られるものではなく、活性層16で発生される光の波長に透明な導電性の材料を用いることができる。

【0027】第2の閉じ込め層14および第3の閉じ込め層18は、活性層に与えられるべきキャリアが伝導する導電層として機能する。このため、これらの閉じ込め層14、18は、活性層を挟むように設けられている。また、第2の閉じ込め層14および第3の閉じ込め層18は、共に、活性層16にキャリア(電子および正孔)を閉じ込めるように設けることができる。つまり、第2の閉じ込め層14、活性層16、および第3の閉じ込め層18は、ダブルヘテロ接合を形成するように設けることができる。このため、発光に寄与するキャリアを活性層16に集中させることができる。

【0028】活性層16は、キャリアが注入されると光を発生する。発生される光の波長は、活性層16が備える半導体層のバンドギャップによって規定される。活性層16は、単一の半導体材料を用いて形成されることができる。また、活性層16は、単一または多重量子井戸構造を形成するように設けることもできる。さらに、活性層16は、2次元回折格子24に沿って設けられ所定の方向に伸びる複数の量子細線として形成されることができる。また、2次元回折格子24に沿って設けられ複数の量子箱として形成されることができる。各量子細線は、その長手方向と直交する2方向に関して電子のエネルギー準位が離散的になるような寸法(例えば、数十nm程度)を有する。各量子箱は、互いに直交する3方向に関して電子のエネルギー準位が離散的になるような寸法(例えば、数十nm程度)を有する。このような量子構造を備えると状態密度が大きくなるので、発光効率が高められると共に、発光スペクトルが先鋭化される。

【0029】本実施の形態では、InGaAs/InGaAsP系半導体を採用して、発光波長が1.3ミクロンメートル帯の無歪多重量子井戸構造(Separate Confinement Heterostructure Multiple Quantum Well: SCH-M



QW) 7 周期を有機金属気相エピタキシによって成長した。しかしながら、歪超格子構造の活性層を採用することもできる。

【0030】第1の閉じ込め層12上には、2次元回折格子24が設けられている。2次元回折格子24は、第1の閉じ込め層12の一表面に複数の凹部24aが3角格子を形成するように設けられている。各凹部24aは、柱状(例えば、円柱形状)の空間部として設けられている。各凹部24aの中心と、これと最も近い隣接の6個の凹部24aの中心との距離は等しい値であり、本実施の形態では、凹部の中心の間隔は0.426ミクロンメートル、凹部の深さは0.1ミクロンメートルにとられた。適用できる格子としては、他に正方格子がある。

【0031】第1の閉じ込め層12は第1の屈折率を有し、周期的に形成された空間部は第2の屈折率を有する。空間部には、第1の閉じ込め層12と異なる物質を埋め込むことが可能である。しかしながら、第1の屈折率と第2の屈折率との差を大きくとるためには、空間部は何も埋め込まない状態(気体、例えば空気が存在する状態、より厳格には、後に説明する接合工程における雰囲気に含まれる気体が存在する状態)であることが好ましい。このように屈折率を大きくとると、第1の屈折率の媒質内に光を閉じ込めることができる。

【0032】第1の閉じ込め層12の材料、つまり高屈折率の誘電体材料としては、III-V族化合物半導体、例えば、InP、InGaAsP、GaAs、InGaAs等、または有機材料、例えば8-ギノリノールAl錯体(Alq<sub>3</sub>)等を用いることができる。また、空間部を埋め込む材料、つまり低屈折率の誘電体材料としては、シリコン窒化膜(SiNx)等を用いることができる。

【0033】2次元回折格子24は、第1の方向と、この方向と所定の角度をなす第2の方向とに対して、等しい周期(格子定数に対応する値)を有する回折格子である。2次元回折格子24には、上記の2方向およびそれらの方向の周期に関して様々な選択が可能である。これについては、後ほど説明する。

【0034】活性層16において発生された光が2次元回折格子24に到達すると、2次元回折格子24が有する所定の周期にこの光の波長が一致する場合には、その周期に対応する波長において光の位相条件が規定される。2次元回折格子24によって位相が規定された光は、活性層16に伝搬し、活性層16において誘導放出を促す。誘導放出された光は、2次元回折格子24において規定される光の波長および位相条件を満足する。この光は再び2次元回折格子24へ伝搬する。このようにして、波長及び位相条件の揃った光が発生され増幅されていく。

【0035】このような現象は、活性層16および2次元回折格子24が2次元的に広がりをもって形成されているので、アノード電極20を中心にしたある領域にお

いて生じうる。波長および位相条件の揃った光は、活性層16または2次元回折格子24に垂直な方向に向けて伝搬し光放出面26から放出される。

【0036】本実施の形態において実現された半導体発光デバイスの各部分の寸法を例示的に以下に列挙すると、

基板10 : 100  $\mu$ m

第1の閉じ込め層12 : 0.1  $\mu$ m

第2の閉じ込め層14 : 0.1  $\mu$ m

10 活性層16 : 0.1  $\mu$ m

第3の閉じ込め層18 : 0.1  $\mu$ m

となる。

【0037】続いて、2次元回折格子について具体例を掲げながら説明する。2次元回折格子は、少なくとも2方向に同一の周期で並進させたときに重なり合うような性質を有する。このような2次元格子は、正三角形、正方形、正六角形を一面に敷き詰めて配置し、その各頂点に格子点を設けることによって形成される。ここでは、正三角形を用いて形成される格子を3角格子、正方形を用いて形成される格子を正方格子、正六角形を用いて形成される格子を六角格子とそれぞれ呼ぶ。

【0038】図2は、2次元回折格子として、格子間隔がaである3角格子を描いた図面である。3角格子は、一辺の長さがaである正三角形によって埋め尽くされている。図2において、任意に選択された格子点Aに着目し、格子点Aから格子点Bに向かう方向をX- $\Gamma$ 方向と呼び、また格子点Aから格子点Cへ向かう方向をX-J方向と呼ぶ。本実施の形態では、活性層において発生される光の波長がX- $\Gamma$ 方向に関する格子周期に対応している場合について説明する。

【0039】2次元回折格子24は、以下に説明する3個の1次元回折格子群L、M、Nを含むと考えることができる。1次元回折格子群Lは、Y軸方向に向けて設けられた1次元格子L<sub>1</sub>、L<sub>2</sub>、L<sub>3</sub>等から成る。1次元回折格子群Mは、X軸方向に対して120度の角度を方向に向けて設けられた1次元格子M<sub>1</sub>、M<sub>2</sub>、M<sub>3</sub>等から成る。1次元回折格子群Nは、X軸方向に対して60度の方向に向けて設けられた1次元格子N<sub>1</sub>、N<sub>2</sub>、N<sub>3</sub>等から成る。3格子群は、任意の格子点を中心に120度の角度で回転すると重なりあう。各格子群において、1次元格子間の間隔はdであり、1次元格子内の間隔はaである。

【0040】まず、格子群Lに関して考える。格子点Aから格子点Bの方向に進む光は、格子点Bにおいて回折現象を生じる。回折方向は、ブラッグ条件 $2d \cdot \sin \theta = m\lambda$  ( $m=0, \pm 1, \dots$ )によって規定され、ここで、 $\lambda$ は第1の閉じ込め層内における光の波長である。2次のブラッグ反射( $m=\pm 2$ )を満足するように回折格子が形成されている場合には、 $\theta=\pm 60^\circ$ 、 $\pm 120^\circ$ の角度に別の格子点D、E、F、Gが存在する。ま

た、 $m=0$ に対応する角度 $\theta=0、180^{\circ}$ にも格子点A、Gが存在する。

【0041】格子点Bにおいて、例えば格子点Dの方向に向けて回折された光は、格子点Dにおいて格子群Mに従って回折される。この回折は、格子群Lに従う回折現象と同様に考えることができる。次いで、格子点Dにおいて格子点Hに向けて回折される光は、格子群Nに従って回折される。このようにして順次、格子点H、格子点I、格子点Jと回折されていく。格子点Jから格子点Aに向けて回折される光は、格子群Nに従って回折される。

【0042】以上、説明したように、格子点Aから格子点Bに進む光は、複数回の回折を経て、最初の格子点Aに到達する。このため、半導体発光デバイス1は、従来の半導体レーザのように2つの光反射面から成る光共振器を備えていないけれども、ある方向に進む光が複数回の回折を介して元の格子点の位置の戻ることとは、2次元回折格子24が光共振器、つまり波長選択器および反射器、として作用することを示している。

【0043】さらに、2次元回折格子24では、上記の説明が任意の格子点Aにおいて行われたことを考慮すると、上記のような光の回折は、2次元的に配置されたすべての格子点において生じ得る。このため、各X- $\Gamma$ 方向に伝搬する光が、ブラッグ回折によって2次元的に相互に結合していると考えられる。2次元回折格子24では、この2次元的結合によって3つのX- $\Gamma$ 方向が結合しあってコヒーレントな状態が形成されることが考えられる。

【0044】図3は、図2に示された3角格子が有する逆格子空間を示した図面である。逆格子空間におけるブリリアンゾーンの中心 $\Gamma$ 点、この $\Gamma$ 点と隣接ブリリアンゾーンの $\Gamma$ 点とを結んだ直線がブリリアンゾーンの境界と交差するX点、互いに隣接する3ブリリアンゾーンが一点において接するJ点が表示されている。図3における $\Gamma$ 点、X点、J点から規定される方向は、図2に説明において参照した $\Gamma$ -X方向および $\Gamma$ -J方向に対応する。

【0045】図4(a)は、図2に示された2次元3角格子について、平面波展開法を用いてバンド計算を行った結果を示したフォトリックバンド図であり、特にTEモードに対する計算結果である。図4(b)は、図4(a)における $\Gamma$ 点近傍における拡大図である。

【0046】図1の第1の閉じ込め層12は、図4(a)に示された分散関係、つまりフォトリックバンド構造を有する。本明細書において、フォトリックバンド構造とは、媒質内に設けられた少なくとも2次元の周期的な屈折率分布に基づき光子のエネルギーに対して規定された分散関係をいう。

【0047】本実施の形態における活性層の自然放光は、図4(a)の縦軸(周波数)の0.35付近に相当す

る。活性層の自然発光帯を $\Gamma$ 点の近傍と合わせるようにされている。レーザ発振は、光の群速度が零になり大きな状態密度を持つバンド端において起こると考えられる。図4(b)を参照すると、バンド端は、 $\Gamma$ 点または $\Gamma$ 点の近傍に存在するので、レーザ発振は $\Gamma$ -X方向を基本に起こると考えることができる。

【0048】図5は、2次元回折格子として、格子間隔がbである正方格子を描いた図面である。正方格子は、一辺の長さがbである正方形で埋め尽くされている。図5において、任意に選択された格子点Wに着目し、格子点Wから格子点Pに向かう方向をX- $\Gamma$ 方向と呼び、また格子点Wから格子点Qへ向かう方向X-J方向と呼ぶ。ここでは、活性層において発生される光の波長は、X- $\Gamma$ 方向に関する格子周期に対応している場合について説明する。

【0049】2次元回折格子25は、以下に説明する2個の1次元回折格子群U、Vを含むと考えることができる。1次元回折格子群Uは、Y軸方向に向けて設けられた1次元格子 $U_1、U_2、U_3$ 等から成る。1次元回折格子群Vは、X軸方向に向けて設けられた1次元格子 $V_1、V_2、V_3$ 等から成る。2格子群は、任意の格子点を中心に $90^{\circ}$ の角度で回転すると重なりあう。各格子群において、1次元格子間の間隔はbであり、1次元格子内の間隔はbである。まず、格子群Uに関して考える。格子点Wから格子点Pの方向に進む光は、格子点Pにおいて回折現象を生じる。回折方向は、3角格子の場合と同様に、ブラッグ条件 $2d \cdot \sin \theta = m\lambda$ ( $m=0、\pm 1、\dots$ )によって規定される。2次のブラッグ反射( $m=\pm 2$ )を満足するように回折格子が形成されている場合には、 $\theta=\pm 90^{\circ}$ の角度に別の格子点Q、Rが存在し、 $m=0$ に対応する角度 $\theta=0、180^{\circ}$ にも格子点W、Sが存在する。

【0050】格子点Pにおいて格子点Qの方向に向けて回折された光は、格子点Qにおいて格子群Vに従って回折される。この回折は、格子群Uに従う回折現象と同様に考えることができる。次いで、格子点Qにおいて格子点Tに向けて回折される光は、格子群Uに従って回折される。このようにして順次に回折されていく。格子点Tから格子点Wに向けて回折される光は、格子群Vに従って回折される。

【0051】以上、説明したように、格子点Wから格子点Pに進む光は、複数回の回折を経て、最初の格子点Wに到達する。このため、半導体発光デバイス1は従来の半導体レーザのように2つの光反射面から成る光共振器を備えていないけれども、ある方向に進む光が複数回の回折を介して元の格子点の位置の戻ることは、2次元回折格子25が光共振器、つまり波長選択器および反射器、として作用することを示している。この反射器によって位相整合が達成される。

【0052】さらに、2次元回折格子25では、上記の

説明が任意の格子点Wにおいて行われたことを考慮すると、2次元的に配置されたすべての格子点において生じ得る。このため、各X-Γ方向に伝搬する光が、2次元的なブラッグ回折によって相互に結合していると考えられる。2次元回折格子25では、この2次元結合によってX-Γ方向が結合し合っコヒーレントな状態が形成されると考えられる。

【0053】2次元回折格子は、レーザ発振光の単一モード化を実現するために、位相シフト構造を備えることができる。図6および図7は、図5に示された正方格子に対して位相シフト構造を適用した図面である。図示の回折格子は、同一周期の格子を複数含み、それらは互いに周期の半分だけシフトされた状態で配置されている。

【0054】図6を参照すると、X軸方向に沿って周期dのV<sub>a</sub>格子群およびV<sub>b</sub>格子群が設けられている。V<sub>a</sub>格子は1次元回折格子V<sub>a1</sub>、V<sub>a2</sub>、V<sub>a3</sub>、V<sub>a4</sub>を備え、V<sub>b</sub>格子は1次元回折格子V<sub>b1</sub>、V<sub>b2</sub>、V<sub>b3</sub>、V<sub>b4</sub>を備える。V<sub>a</sub>格子およびV<sub>b</sub>格子は、1次元格子V<sub>a</sub>とV<sub>b</sub>との間の間隔がd/2となるように配置されている。Y軸方向に沿って周期dのU<sub>a</sub>格子群およびU<sub>b</sub>格子群が設けられている。U<sub>a</sub>格子は1次元回折格子U<sub>a1</sub>、U<sub>a2</sub>、U<sub>a3</sub>、U<sub>a4</sub>を備え、U<sub>b</sub>格子は1次元回折格子U<sub>b1</sub>、U<sub>b2</sub>、U<sub>b3</sub>、U<sub>b4</sub>を備える。U<sub>a</sub>格子およびU<sub>b</sub>格子は、1次元格子U<sub>a</sub>とU<sub>b</sub>との間の間隔がd/2となるように配置されている。

【0055】図7を参照すると、X軸方向に沿って周期dのV<sub>c</sub>格子群およびV<sub>d</sub>格子群が設けられている。V<sub>c</sub>格子は1次元回折格子V<sub>c1</sub>、V<sub>c2</sub>、V<sub>c3</sub>を備え、V<sub>d</sub>格子は1次元回折格子V<sub>d1</sub>、V<sub>d2</sub>、V<sub>d3</sub>を備える。V<sub>c</sub>格子およびV<sub>d</sub>格子は、1次元格子V<sub>c</sub>とV<sub>d</sub>との間の間隔が3d/2となるように配置されている。Y軸方向に沿って周期dのU<sub>c</sub>格子群およびU<sub>d</sub>格子群が設けられている。U<sub>c</sub>格子は1次元回折格子U<sub>c1</sub>、U<sub>c2</sub>、U<sub>c3</sub>、U<sub>c4</sub>を備え、U<sub>d</sub>格子は1次元回折格子U<sub>d1</sub>、U<sub>d2</sub>、U<sub>d3</sub>、U<sub>d4</sub>を備える。U<sub>c</sub>格子およびU<sub>d</sub>格子は、1次元格子U<sub>c</sub>とU<sub>d</sub>との間の間隔が3d/2となるように配置されている。

【0056】図6および図7に示された位相シフト構造以外にも、U格子とV格子が部分的に重複して設けられるような位相シフト構造も適用できる。また、2次元格子内の任意の格子点の1個又は複数個を除去すること、つまり格子欠陥を導入することによっても位相シフト構造を実現できる。

【0057】引き続き、本発明に係わる半導体発光デバイスの製造方法に関して説明する。以下、InP基板上に三角格子を有する面発光可能な半導体レーザを製造する工程を順に説明するが、適用される半導体材料等は例示的にであり、本発明はこれに限られるものはない。

【0058】2次元回折格子は、例えば以下のように作製される。面方位(001)を有する第1のN型InP半導

体基板(以下、第1の基板という)10を準備する。第1の基板10の主面上に、有機金属気相エビタキシ(MOVPE)法を用いてN型InP半導体層12を成長する。図8は、第1の基板10上にN型InP半導体層12が形成された後の工程を示す斜視図である。

【0059】N型InP半導体層12の表面に2次元回折格子をフォトリソグラフィック法およびエッチング法を用いて形成する。図9は、2次元回折格子が形成された後の工程を示す斜視図である。

【0060】半導体層12の表面12aに感光剤を塗布する。この感光剤上に、電子ビーム描画装置(例えば、ELIONIX ELS-3700)を用いて、回折格子パターンを描画する(描画工程)。この後、感光剤を現像すると、回折格子パターンが形成されたエッチングマスクが完成する。このマスクが有する回折格子パターンは、引き続きエッチング工程においてエッチングされるべき半導体層12の表面12a(以下、第1の表面ともいう)に所定形状の複数の開口を有している。

【0061】エッチングマスクを用いて、半導体層12の所定部分に凹部を形成する(エッチング工程)。エッチングは、反応性イオンエッチング装置(例えば、SACOM RIE-10N)を用いて行う。マスクの開口部の半導体層12は、エッチングによって除去され、所定の深さの凹部が形成される。図9は、2次元回折格子24が第1の表面12aに形成された第1の部品28の斜視図である。図9においては、2次元回折格子24として、周期的に配列された複数の略円形の断面の凹部24aを有している。各凹部は、凹部24aの配列が回折格子として機能し得る程度の深さ、例えば0.1μm程度、に形成されている。

【0062】次に、面方位(001)を有する第2のP型InP半導体基板(以下、第2の基板という)30を準備する。第2の基板30の主面上に、有機金属気相エビタキシ(MOVPE)法を用いてP型InP半導体層18を成長する。

【0063】次いで、P型InP半導体層18上にアンドープ活性層16を成長する。本実施の形態では、MOVPE法を用いて、InGaAs/InGaAsPのMQW構造を有するように活性層16を形成する。この活性層によって、1.3μm帯の光が発生可能になる。さらに、このようなMQW構造の両側に、MQW構造部にキャリアを閉じ込めるための分離閉じ込めヘテロ構造層(separate confinement heterostructure)を形成することもできる。これによって、2次元的に広がる活性層にキャリアを効率的に閉じ込めることができる。

【0064】この後に、活性層14上にMOVPE法を用いてN型InP半導体層14を成長する。なお、本実施の形態では、第1の部品28のN型InP半導体層12の表層に2次元回折格子24を形成したけれど、この2次元回折格子24に代えて、またはこの2次元回折格

10

20

30

40

50

子 24 と共に、N 型 I n P 半導体層 14 の表面(以下、第 2 の表面ともいう) 14 a の表層に 2 次元回折格子を形成することもできる。

【0065】これによって第 2 の部品 32 が完成する。図 10 は、第 2 の部品 32 の斜視図である。第 2 の部品 32 は、第 2 の基板 30 の主面上に順次形成された P 型 I n P 半導体層 18、アンドープ活性層 16、および N 型 I n P 半導体層 14 を備える。最後に形成された半導体層 14 の表面 14 a が露出している。

【0066】次いで、第 1 の部品 28 と、第 2 の部品 32 とを接合する。この接合工程では、第 1 の表面 12 a と第 2 の表面 14 a とが向き合うように第 1 の部品 28 および第 2 の部品 32 を接合する。この接合は、本実施の形態では、融着によって行う(融着工程)。

【0067】接合されるべき第 1 の表面 12 a および第 2 の表面 14 a を清浄にするために、第 1 の部品 28 および第 2 の部品 32 を化学的に処理し、付着した汚染物、形成された自然酸化膜等を除去する。この化学的な処理は、第 1 の部品 28 および第 2 の部品 32 を処理溶液、例えばバッファフッ化水素酸溶液( $\text{NH}_4\text{F}:\text{HF}=1:6$ )にさらすことによって行なわれる。

【0068】引き続いて、図 11 に示すように、第 1 の表面 12 a と第 2 の表面 14 a とを向き合わせて、第 1 の部品 28 および第 2 の部品 32 を重ね合わせる。第 1 の部品 28 と第 2 の部品 32 との間には、上記表面 12 a、14 a が十分に密着するように所定の圧力(荷重)を加える。この状態で、十分な融着が達成されるような温度に所定の時間さらす。

【0069】このような融着条件を例示的に示せば、還元性雰囲気、例えば  $\text{H}_2$  雰囲気中において、  
温度:  $620^\circ\text{C}$

時間: 30 分

荷重:  $1.7\text{ N/cm}^2$

である。また、このような熱処理には、不活性ガス雰囲気、例えば  $\text{N}_2$ 、 $\text{Ar}$ 、 $\text{He}$  等の少なくともいずれかを含む雰囲気も適用できる。この熱処理によって、第 1 の部品 28 と第 2 の部品 32 との融着が達成された。図 12 の斜視図は、第 1 の部品 28 と第 2 の部品 32 とが融着されることによって形成された第 3 の部品 34 を示す。

【0070】第 3 の部品 34 において、第 1 の基板 10 および第 2 の基板 30 の少なくとも一方を除去することができる(除去工程)。活性層 16 からの光を放出するための光放出面を形成するために基板の一方を除去することができる。このような基板の除去は、選択エッチング条件によって行うことができる。本実施の形態において第 2 の基板 30 に適用した選択エッチングを例示すれば、塩酸( $\text{HCl}$ )および水を含む混合溶液、いわゆる塩酸系のエッチャントを用いてウェットエッチングする方法がある。エッチングによって基板を除去すれば、活性層

16 から光放出面 26 までの距離が短縮される。

【0071】図 13 の斜視図は、第 2 の基板 30 が除去されることによって形成された第 4 の部品 36 を示す。第 4 の部品 36 は、第 2 の基板 30 が除去されることによって P 型 I n P 半導体層 18 の一表面(第 3 の表面ともいう) 18 a が露出される。図 13 においても部分的に示されているように、第 4 の部品 36 は、2 次元回折格子 24 が層間に埋め込まれた構造を有する。2 次元回折格子 24 を構成する空間 24 a は、半導体層 12 と半導体層 14 によってその周囲を囲まれている。

【0072】第 4 の部品 36 の第 3 の表面 18 a にアノード電極(図 1 の 20)を形成すると共に、第 1 の基板 10 の裏面 10 a にカソード電極(図 1 の 22)を形成すると、本発明に係わる半導体発光デバイスの主要な工程が完了する。これによって、図 1 に示された半導体発光デバイス 1 が得られる。

【0073】本発明に係わる半導体発光デバイスは、複数の 2 次元回折格子 24、44 を備えることができる。これらの 2 次元回折格子 24、44 は、活性層 10 を挟んで設けられることが好ましい。これによって、回折効率を高めることができる。2 つの 2 次元回折格子は、それぞれの格子の格子点が活性層を挟んで対象になるように設けられることができ、また、周期の半分に相当する距離だけシフトさせて設けられることができ、非対称にも配置されることができる。以下、複数の回折格子を有する半導体発光デバイスの製造方法について説明する。

【0074】図 14 は、第 4 の部品 36 および第 5 の部品 38 とを接合する工程を示す斜視図である。この接合工程では、まず、第 4 の部品 36 および第 5 の部品 38 を準備する。第 4 の部品の形成方法は既に説明したので、第 5 の部品 38 の形成方法について説明する。第 5 の部品 38 は、第 1 の部品 28 と類似の構造を有する。つまり、第 5 の部品 38 は、P 型 I n P 半導体基板(以下、第 3 の基板ともいう) 40 上に形成された P 型 I n P 半導体層 42 を有する。P 型 I n P 半導体層 42 の表面(第 4 の表面ともいう) 42 a には、2 次元回折格子 44 が形成されている。2 次元回折格子 42 は、P 型 I n P 半導体層 42 の表層に形成された複数の凹部 42 a を有する。複数の凹部 42 a は、2 次元回折格子を形成するように配置されている。第 5 の部品 38 はこのような構造を有するので、第 1 の部品 28 と同様の工程を経て形成されることができる。なお、2 次元回折格子 42 を第 5 の部品 38 に形成する場合について説明したが、この 2 次元回折格子 44 に代えて、またはこの 2 次元回折格子と共に、第 4 の部品 36 の第 3 の表面 18 a に 2 次元回折格子を形成することもできる。

【0075】続いて、第 3 の表面 18 a と第 4 の表面 42 a とが向き合うように、第 4 の部品 36 および第 5 の部品 38 を接合する。この接合工程は、既に説明した第 1 の部品 28 と第 2 の部品 32 との融着と同様に行うこ

とができるので、融着工程の詳細については省略する。しかしながら、第4の部品36と第5の部品38との接合は、この条件に限られることなく別個の手順および条件を適用できる。図15に示されるように、第4の部品36と第5の部品38とを接合することによって、第6の部品46が得られる。

【0076】また、本発明に係わる半導体発光デバイスの製造方法では、第6の部品46から、第1の基板10および第3の基板38のいずれかを除去することができる。本実施の形態では、第1の基板10を除去する。この除去工程についても、既に説明した除去工程を適用することができるので、更に詳細な説明は省略する。しかしながら、第6の部品46を除去する手順および条件は、この条件に限られることなく別個の手順および条件を適用できる。

【0077】図16の斜視図は、第1の基板10が除去されることによって形成された第7の部品48を示す。第7の部品48は、第1の基板10が除去されることによってP型InP半導体層12の一表面(第5の表面ともいう)12bが露出される。図16においても部分的に示されているように、第7の部品48は、2次元回折格子24が半導体層12と半導体層14との間に埋め込まれ、また、2次元回折格子44が半導体層18と半導体層40との間に埋め込まれた構造を有する。2次元回折格子24を構成する空間24aは、半導体層12と半導体層14によってその周囲を囲まれている。2次元回折格子44を構成する空間44aは、半導体層18と半導体層40によってその周囲を囲まれている。

【0078】第7の部品48の第5の表面12bにカソード電極(図1の22に相当する電極)を形成すると共に、第4の基板38の裏面38aにアノード電極(図1の20に相当する電極)を形成すると、本発明に係わる別の実施の形態の半導体発光デバイスの主要な工程が完了した。

【0079】また、このような半導体発光デバイスは、第5の表面12bおよび第4の基板38の裏面38aの少なくともいずれかの面から光を取り出すことが可能である。したがって、本発明に係わる半導体発光デバイスを搭載部材、例えばリードフレーム、チップキャリア、プリント基板等に搭載する際にも、上記の面12bおよび面38aのいずれかを搭載部材に対面させて配置することができる。このため、搭載部材を放熱経路として効果的に利用できる。このとき、半導体発光デバイスは、搭載部材の搭載面に対してこのデバイスの光軸が所定の角度、例えば90°をなすように配置される。

【0080】いくつかの製造工程によって作製される半導体発光デバイスを示したけれども、本発明は、説明された構造以外にも、活性層16を挟んで設けられた複数の2次元回折格子24、44の内の一方、例えば、2次元回折格子44のみを有するような構造を採用すること

もできる。

【0081】説明したような構造を有する半導体発光デバイスの発光特性を測定した。

【0082】図17(a)は、実施の形態の構造を有する半導体発光デバイス電流-出力パワー特性を示す特性図であり、図17(b)は、図17(a)の矢印の位置における発振スペクトルである。この半導体発光デバイスは、三角格子構造を有する半導体発光デバイスがレーザ発振することを確認するために作製された。このため、光放出面には、ブロードエリア型電極(例えば200μm幅で長手方向に延びた矩形電極)と、この周囲に面発光領域とを有する。三角格子は、デバイス全面に形成されている。

【0083】室温、周期1ms、パルス幅500nsの条件において測定した結果、電流密度 $J_{th}=3.9\text{ kA/cm}^2$ の発振しきい値電流を得ることができた。この電流密度以下では、発光ダイオード(LED)として動作している。レーザ発振スペクトルは、図17(b)に示されるように単一波長である。この波長は、三角格子によって規定されている。また、近視野像は、三角格子の対称性を反映した発振パターンを有する。近視野像に基づけば、レーザ発振は、Γ-X方向に平行な方向に起こっている。注入電流を増加していくと、Γ-J方向にも発光領域が広がっていく傾向にある。故に、大面積でレーザ発振していることが分かる。

【0084】図18(a)は、実施の形態の構造を有する半導体発光デバイス電流-出力パワー特性を示す特性図であり、図18(b)は、発振しきい値電流密度 $J_{th}$ の1.61倍の電流密度における発振スペクトルである。この半導体発光デバイスは、全方向に均一なレーザ発振を目的としているので、光放出面の中央に直径350μmを有する円形の電極を設けた。三角格子は、デバイス全面に形成されている。

【0085】室温、周期1ms、パルス幅500nsの条件において測定した結果、電流密度 $J_{th}=3.3\text{ kA/cm}^2$ の発振しきい値電流を得ることができた。この電流密度以下では、発光ダイオード(LED)として動作している。レーザ発振スペクトルは、図18(b)に示されるように2モードで動作していることが確認され、発振波長の間隔は $\Delta\lambda=28\text{ オングストローム}$ であり、これは、図4(b)に示されたバンド端の間隔(A-B間)に良く一致している。各モードは、それぞれ波長の異なるバンド端に対応している可能性がある。

【0086】また、近視野像は、全面において発振がおこっていることを示している。遠視野像は、出射角1.8°と非常に狭く、ほぼ円形のビーム形状を示している。これらの結果は、2次元フォトリックバンド構造における2次元的な光の結合によって、大面積且つコヒーレントな発振が面内でおこっていることを示していると考えられる。

【0087】以上、データを示しながら説明したように、本発明によれば面発光可能な発光デバイスを提供できることが明らかになった。

【0088】上記のフォトニックバンド構造には、(1)制御対象の光と同程度の微細加工を必要とする、(2)光をより効率的に制御するために空気と半導体のような大きな屈折率変化を持つ周期構造が必要とされる、(3)2次元または3次元のような高次元の発光を制御するためには同じ次元の周期構造を形成する必要がある、といった要求がある。半導体レーザの部分的な構造を有する部品に対してウエハ融着法を適用すると、このような要求を満たす2次元回折格子が内蔵された発光デバイスを容易に作製することができる。したがって、フォトニックバンド構造を内蔵した発光デバイスを形成可能になる。

【0089】また、本発明の実施の形態では、半導体内部に2次元・3次元構造を形成できる方法として、ウエハ融着法を用いるようにした。この方法によって、2次元フォトニックバンド構造内蔵面発光型発光ダイオード(LED)と共に、2次元フォトニックバンド構造内蔵の面発光レーザを作製した。さらに円形の電流注入領域を形成したデバイスを作製すると、全面でのレーザ発振を確認でき、遠視野像において $1.8^\circ$ という非常に狭い出射角を得ることができた。この結果は、2次元フォトニックバンド構造に基づく2次元的な光の結合による大面積・コヒーレントな発振が起った結果と考えられる。フォトニックバンド構造を内蔵することは、面発光レーザに適していると考えられる。また、ウエハ融着法は、空気/半導体2次元回折格子(発光されるべき光に対して透明な導波層内または半導体層内に周期的に設けられた空間に基づく2次元回折格子)を形成する方法として好適であることが示された。

【0090】

【発明の効果】本発明の半導体発光デバイスによれば、2次元回折格子が、活性層において発生されるべき光の波長を規定するように設けられている。このため、活性層において発生された光は、2次元回折格子によって2次元的に結合され光放出面から放出される。したがって、面発光が可能な半導体発光デバイスが提供された。

【0091】また、本発明の半導体発光デバイスの製造方法によれば、基板を含む一方の部品の接合面上に2次元格子を形成した後に、この部品と他方の部品とを接合するようにした。したがって、面発光が可能な半導体発光デバイスの製造方法が提供された。

【図面の簡単な説明】

【図1】図1(a)は、本発明に係わる半導体発光デバイスの斜視図であり、図1(b)は、図1(a)の1-1断面における断面図である。

【図2】図2は、2次元回折格子として、格子間隔がa

である3角格子を描いた図面である。

【図3】図3は、図2に示された3角格子が有する逆格子空間を示した図面である。

【図4】図4(a)は、図2に示された2次元3角格子についてバンド計算を行った結果を示したフォトニックバンド図であり、図4(b)は、図4(a)における $\Gamma$ 点近傍における拡大図である。

【図5】図5は、2次元回折格子として、格子間隔がbである正方格子を描いた図面である。

【図6】図6は、図5に示された正方格子に対して適用した位相シフト構造を適用した図面である。

【図7】図7は、図5に示された正方格子に対して適用した位相シフト構造を適用した図面である。

【図8】図8は、第1の基板上にN型InP半導体層が形成された後の工程を示す斜視図である。

【図9】図9は、2次元回折格子が形成された後の工程を示す斜視図である。

【図10】図10は、第2の部品の斜視図である。

【図11】図11は、第1の表面と第2の表面とが向き合わせて、第1の部品と第2の部品とを接合する工程を示す斜視図である。

【図12】図12は、第1の部品と第2の部品とが接合されることによって形成された第3の部品を示す斜視図である。

【図13】図13は、第2の基板が除去されることによって形成された第4の部品を示す斜視図である。

【図14】図14は、第4の部品および第5の部品を接合する工程を示す斜視図である。

【図15】図15は、第4の部品と第5の部品とを接合し第6の部品を形成する工程の斜視図である。

【図16】図16は、第1の基板が除去し、第7の部品を形成する工程を示す斜視図である。

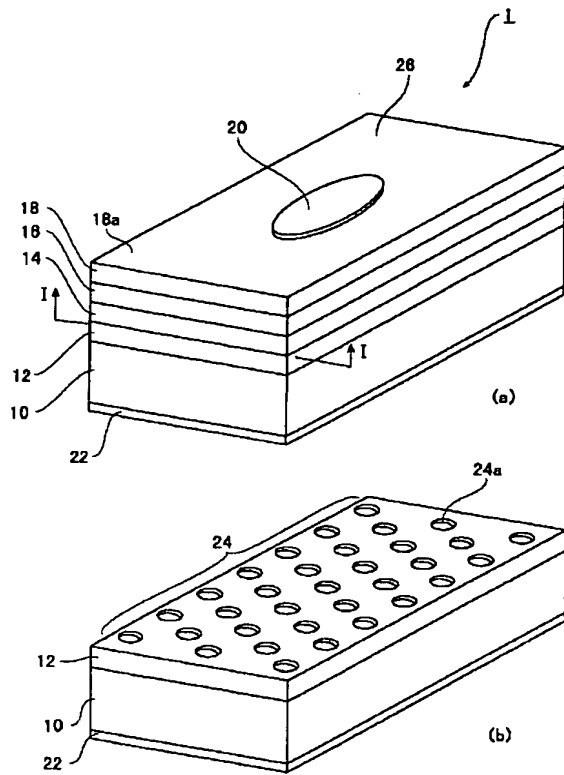
【図17】図17(a)は、実施の形態の構造を有する半導体発光デバイスの電流-発振パワー特性を示す特性図であり、図17(b)は、そのようなデバイスの発振スペクトルである。

【図18】図18(a)は、実施の形態の構造を有する半導体発光デバイスの電流-発振パワー特性を示す特性図であり、図18(b)は、そのようなデバイスの発振スペクトルである。

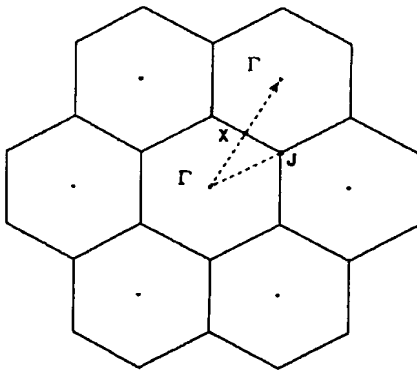
【符号の説明】

1…半導体発光デバイス、10…基板、12…第1の閉じ込め層、14…第2の閉じ込め層、16…活性層、18…第3の閉じ込め層、20…アノード電極、22…カソード電極、24、25、44…2次元回折格子、28…第1の部品、30…第2の基板、32…第2の部品、34…第3の部品、36…第4の部品、38…第5の部品、46…第6の部品、48…第7の部品、

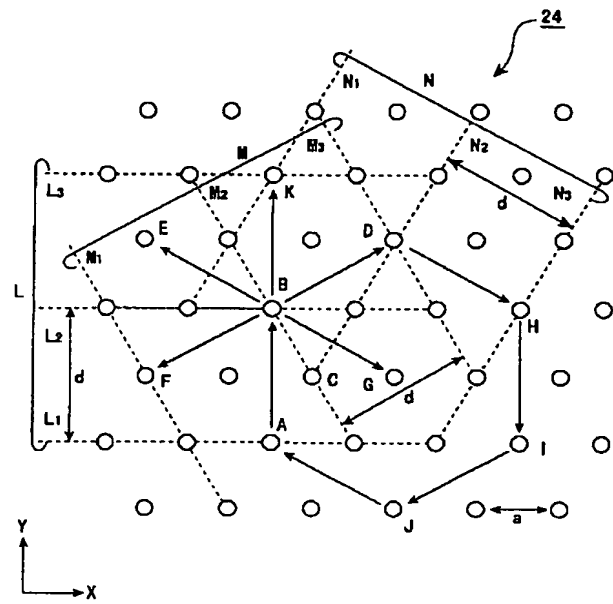
【図 1】



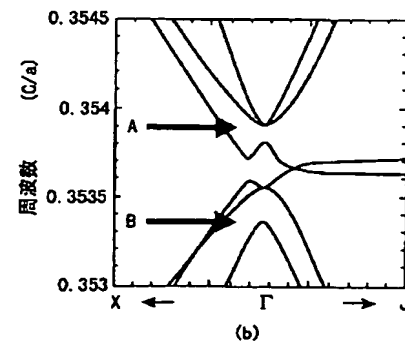
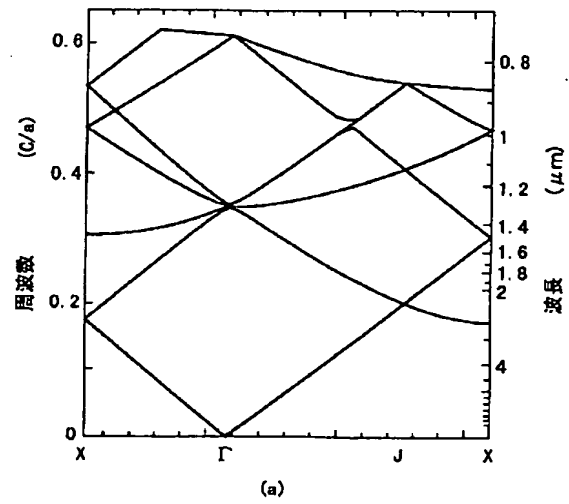
【図 3】



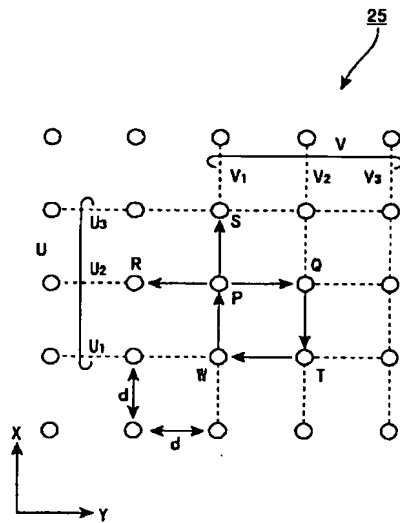
【図 2】



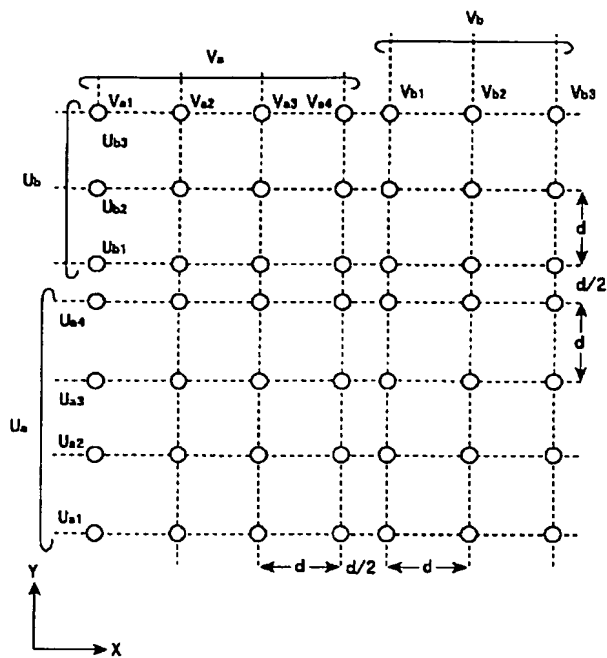
【図 4】



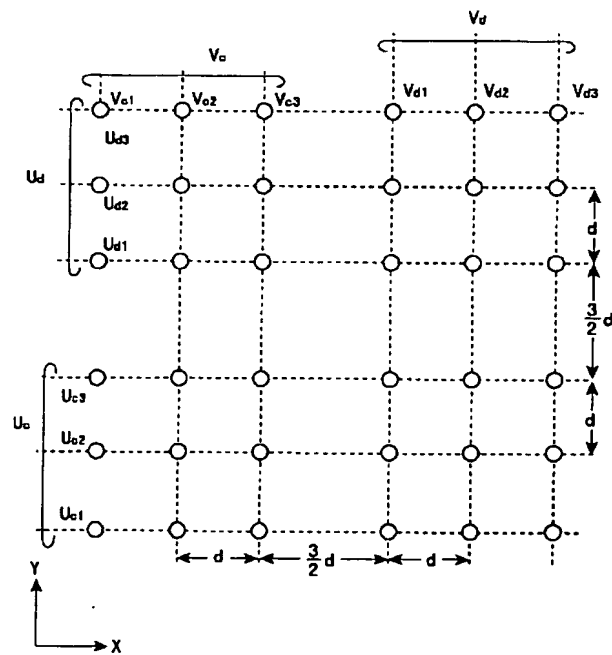
【図 5】



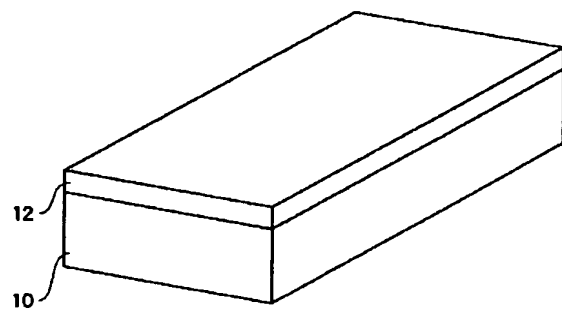
【図 6】



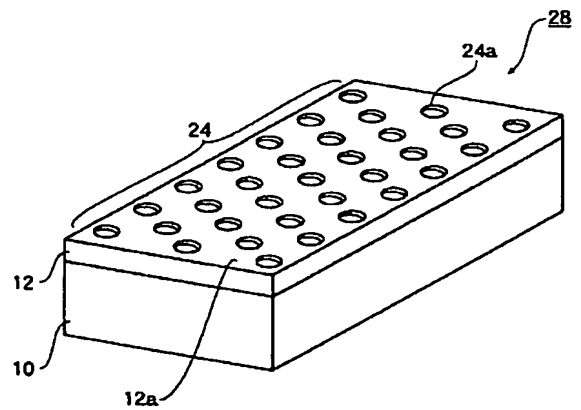
【図 7】



【図 8】

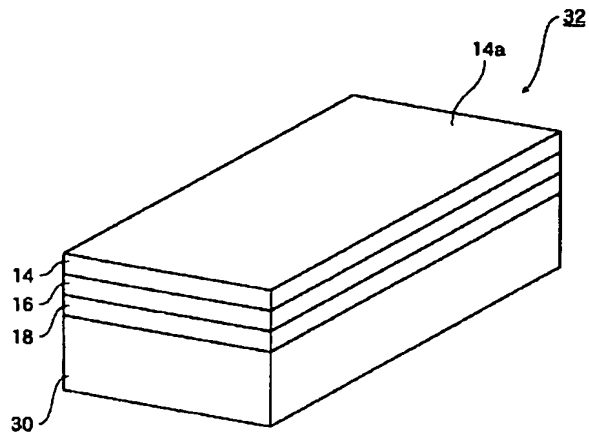


【図 9】

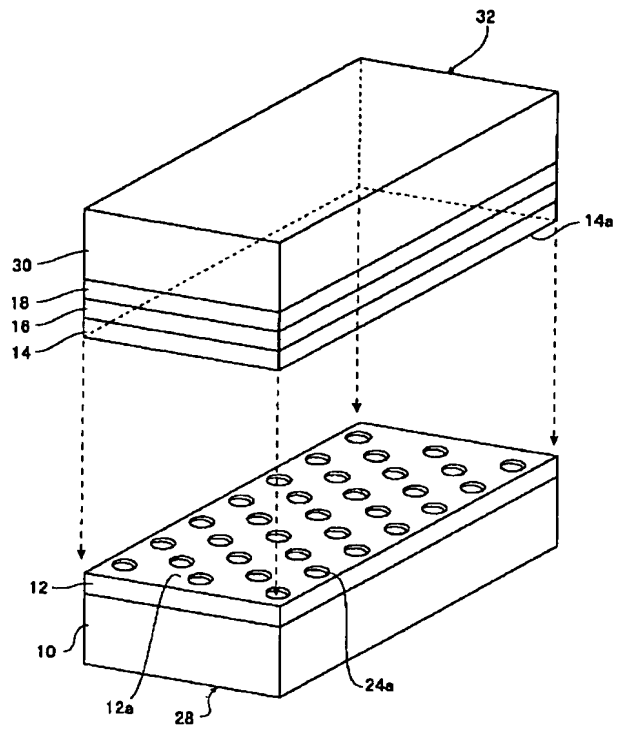




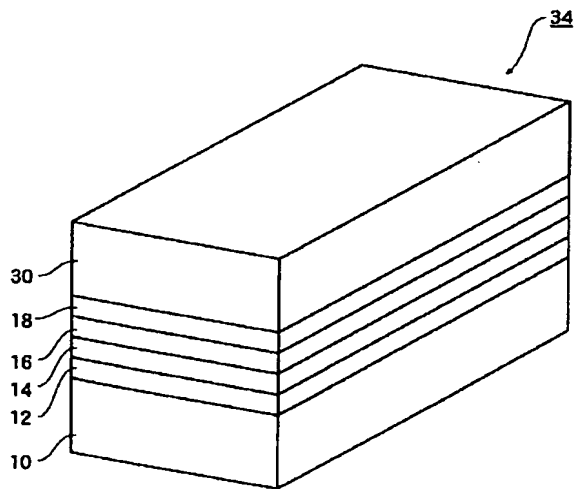
【図 10】



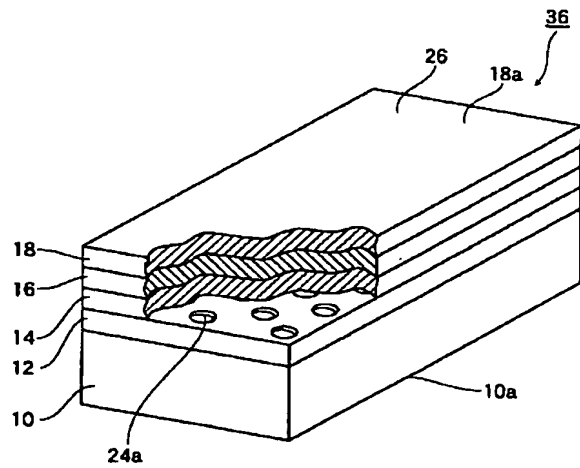
【図 11】



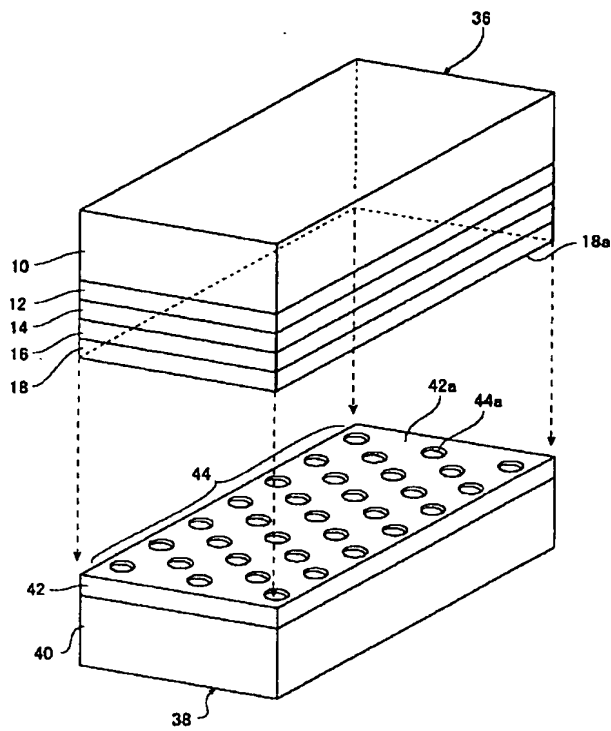
【図 12】



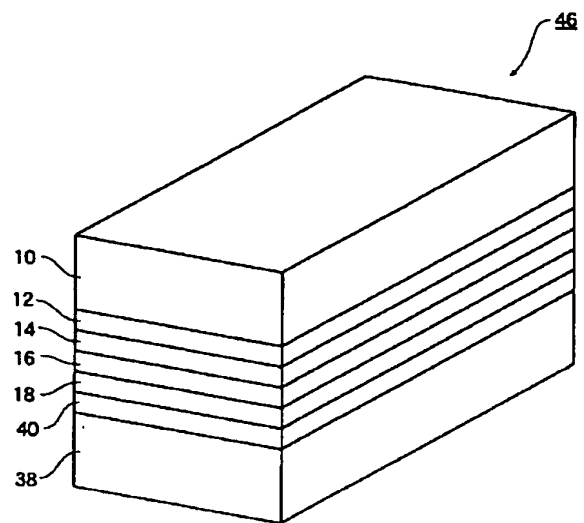
【図 13】



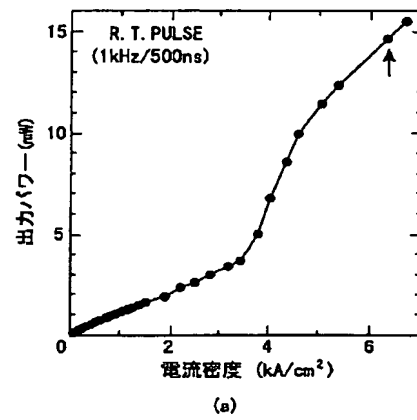
【図14】



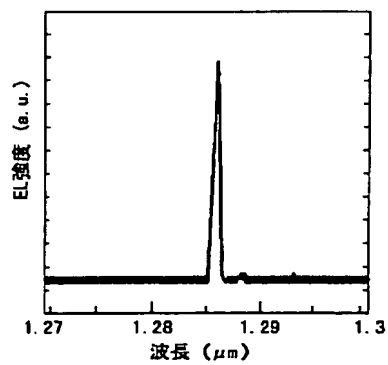
【図15】



【図17】

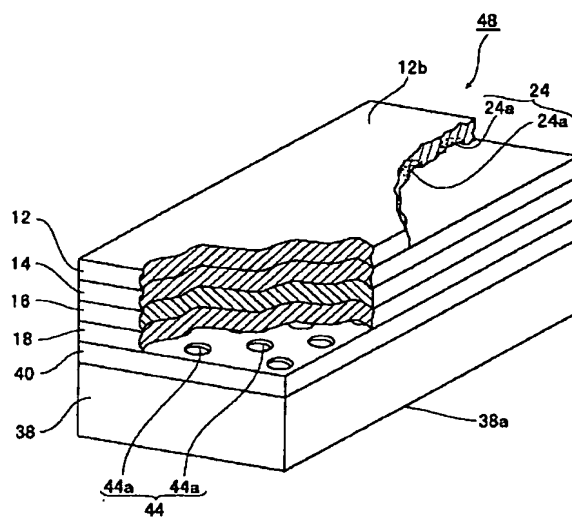


(a)

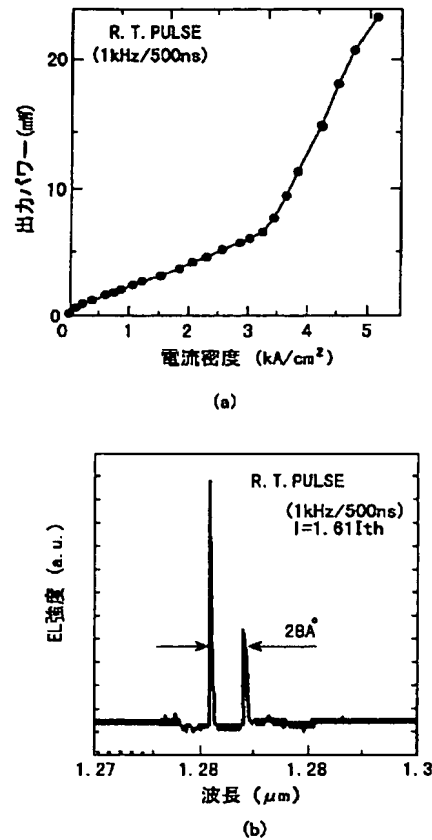


(b)

【図16】



【図 18】



フロントページの続き

(72)発明者 野田 進  
 京都府京都市左京区吉田本町 京都大学工  
 学研究科内  
 (72)発明者 佐々木 吾朗  
 神奈川県横浜市栄区田谷町1番地 住友電  
 気工業株式会社横浜製作所内

(72)発明者 村田 道夫  
 神奈川県横浜市栄区田谷町1番地 住友電  
 気工業株式会社横浜製作所内  
 Fターム(参考) 2H049 AA03 AA13 AA33 AA37 AA55  
 AA64  
 5F073 AA63 AA73 AA74 AA75 AA89  
 AB17 CA12 DA16 EA20

**This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record.**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☒ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**